

Vysoká škola báňská - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky

BAKALÁŘSKÁ PRÁCE

Rok 2011

Lukáš Rataj

Vysoká škola báňská - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra elektroniky

Budič výkonového tranzistoru

Power Transistor Driver

Rok 2011

Lukáš Rataj

VŠB - Technická univerzita Ostrava
Fakulta elektrotechniky a informatiky
Katedra elektroniky

Zadání bakalářské práce

Student: **Lukáš Rataj**
Studijní program: B2649 Elektrotechnika
Studijní obor: 2602R014 Aplikovaná a komerční elektronika
Téma: **Budič výkonového tranzistoru**
Power Transistor Driver

Zásady pro vypracování:

1. Popište požadavky na budiče výkonových tranzistorů a uveďte možnosti realizace
2. Dle pokynů vedoucího realizujte vybrané zapojení
3. Měřením ověřte činnost realizovaného zapojení

Seznam doporučené odborné literatury:

Podle pokynů vedoucího závěrečné práce

Formální náležitosti a rozsah bakalářské práce stanoví pokyny pro vypracování zveřejněné na webových stránkách fakulty.

Vedoucí bakalářské práce: **Ing. Tomáš Pavelek, Ph.D.**

Datum zadání: 19.11.2010

Datum odevzdání: 06.05.2011

doc. Ing. Petr Palacký, Ph.D.
vedoucí katedry



prof. RNDr. Václav Snášel, CSc.
děkan fakulty

„Prohlašuji, že jsem tuto bakalářskou práci vypracoval samostatně. Uvedl jsem všechny literární prameny a publikace, ze kterých jsem čerpal.“

V Ostravě 2. 5. 2011

Radek Lukáš

„Na tomto místě bych chtěl poděkovat hlavně Ing. Tomáši Pavelkovi Ph.D. za odbornou pomoc a názory při vypracovávání této bakalářské práce.“

Abstrakt

Hlavním námětem této bakalářské práce je popsat jednotlivé vlastnosti, které jsou kladeny na řídicí obvody neboli budiče výkonových tranzistorů. Budou uvedeny typické aplikace a reálná zapojení integrovaných budičů. Dále bude proveden návrh a samostatná realizace budiče obsahující modul firmy CONCEPT, a to DUAL SCALE Driver 2SD106AI a následné ověření funkce budiče, funkce ochrany a využití v praxi při spínání výkonového tranzistoru.

Klíčová slova

budič výkonového tranzistoru, vlastnosti budičů, řízení výkonových tranzistorů, řídicí obvody, provedení řídicích obvodů

Abstract

The main theme of this bachelor thesis is to describe the individual properties, which are placed on the exciter control circuits or power transistors. Will the typical applications and integrated participation of real exciters. It will also be carried out design and implementation of a separate module that contains drivers CONCEPT company, and DUAL SCALE Driver 2SD106AI and subsequent test of the drivers, protection functions and practical use in switching power transistor.

Key words

power transistor driver, characteristics of the driver, control of power transistors, the control circuit, control circuit design

Seznam použitých zkratk, symbolů:

Zkratka	Popis	Jednotka
C_{DG}	Kapacita mezi hradlem a kolektorem	pF
C_{GS}	Kapacita mezi hradlem a emitorem	pF
C_{ISS}	Kapacita na vstupu hradla	pF
f	Frekvence spínání	Hz
I_D	Proud kolektoru	A
I_{GD}	Kapacitní proud mezi hradlem a emitorem	A
P_G	Výkon budiče	W
Q_G	Špičkový náboj na kapacitě	C
$R_{DS(ON)}$	Odpor v sepnutém stavu	Ω
R_I	Vnitřní odpor	Ω
R_{OUT}	Výstupní odpor	Ω
t_{BT}	Doba blokování budiče – Blocking Time	s
t_D	Doba zpoždění (u budiče)	ns
t_{DT}	Mrtvá doba – Dead Time	ns
$t_{D(OFF)}$	Doba přesahu	ns
$t_{D(ON)}$	Doba zpoždění (u tranzistoru)	ns
t_F	Doba poklesu	ns
t_{OFF}	Doba vypnutí	ns
t_{ON}	Doba zapnutí	ns
t_R	Doba nárůstu	ns
U_{BR}	Průrazné napětí	V
$U_{(BR)DS}$	Průrazné napětí kolekto-emitor	V
U_{CC}	Napájecí napětí	V
$U_{DS(OFF)}$	Hodnota ochranného napětí	V
U_D	Napětí na kolektoru tranzistoru	V
U_{DS}	Napětí mezi kolektorem a emitorem tranzistoru	V
U_{DSMAX}	Max. napětí mezi kolektorem a emitorem tranzistoru	V
U_G	Napětí generátoru	V
U_{GMAX}	Max. napětí hradla tranzistoru	V
U_{GS}	Napětí mezi hradlem a emitorem tranzistoru	V
U_L	Napětí na indukčnosti zátěže	V
U_{RL}	Napětí nad oblastí prostorového náboje	V
U_{ST}	Stavové napětí	V
$W_{C_{MAX}}$	Max. energie na kondenzátoru	J
$W_{L_{MAX}}$	Max. energie na indukčnosti	J

Obsah

1. Úvod - co je to budič.....	1
2. TEORETICKÁ ČÁST	2
3. Vlastnosti budičů.....	3
3.1 Nízký dynamický vnitřní odpor.....	4
3.2 Odstranění oblasti vysokého odporu na charakteristice vnitřního odporu	4
3.3 Změna strmosti hran impulsu při nízkém vnitřním odporu.....	5
3.4 Zanedbatelný klidový proud obvodu	6
3.5 Plovoucí provoz spínacích tranzistorů	6
3.6 Malá vazební kapacita mezi řídicím obvodem a zátěží	6
3.7 Konstrukce bez indukčností.....	7
4. Řízení výkonových tranzistorů.....	7
4.1 Budiče v integrované podobě	7
4.2 Princip galvanického oddělení.....	7
5. Řídicí obvody výkonových tranzistorů	8
5.1 Řízení s obvody CMOS.....	8
5.2 Řízení s OZ	9
5.3 Řízení pomocí proudového zesilovače	9
5.4 Speciální zapojení nebo speciální IO	9
6. Možná provedení řídicích obvodů/budičů a jejich vlastnosti.....	10
6.1 Hradla log. obvodů CMOS.....	10
6.2 Komplementární emitorový sledovač	10
6.3 Komplementární kolektorový budič	11
6.4 Budicí stupeň „Totem pole“	11
6.5 Jednoduchá transformátorová vazba.....	12
6.6 Rychlý budič s komplementárním Darlingtonovým zapojením	12
6.7 Další možnosti použití CMOS invertorů pro spínání	13
6.8 Impulzní řídicí obvod	14
6.9 Řízený spínač s galvanickým oddělením pomocí impulzního transformátoru	15
6.10 Řídicí obvod s pomocným napájecím napětím	16
6.11 Další z typů řídicích obvodů s galvanickým oddělením	17

7. Určení výkonu budiče	18
8. Ochrany proti tepelnému přetížení.....	19
8.1 Základní zapojení a jejich popis	19
9. Ochrany při spínání indukivní zátěže	21
10. Příklady provedení budičů, vnitřní zapojení, vlastnosti, aplikace.....	22
10.1 ICL7667	22
10.2 ADuM3220	23
10.3 SINGLE SCALE Driver 1SD536F2.....	24
10.3.1 Blokové zapojení modulu budiče 1SD536F2.....	24
10.3.2 Technické parametry budiče 1SD536F2 a aplikace	24
10.4 DUAL SCALE Driver 2SD106AI.....	26
10.4.1 Blokové zapojení modulu budiče 2SD106AI.....	26
10.4.2 Obvod LDI001	27
10.4.3 Obvod IGD001	28
10.4.4 Technické parametry budiče 2SD106AI a aplikace	29
10.5 6-Channel SCALE IGBT Driver 6SD312EI.....	30
10.5.1 Technické parametry budiče 6SD312EI a aplikace.....	30
10.5.2 Blokové zapojení modulu budiče 6SD312EI	31
11. PRAKTICKÁ ČÁST	32
12. Realizace budiče	33
12.1 Funkce a popis navrženého zapojení budiče.....	33
12.1.1 Funkce nadproudové ochrany a blokování budiče	36
12.1.2 Direct mode (přímý mód)	38
12.1.3 Half-bridge mode (mód polomůstku).....	39
13. Ověření činnosti budiče	40
13.1 Ověření funkce budiče.....	40
13.2 Ověření funkce ochrany u tranzistoru MOSFET IRF730	46
13.3 Měření dynamických parametrů výkonového tranzistoru BUP212 pro různé R_G	47
14. Závěr	51
15. Literatura.....	52
16. Seznam příloh.....	53

1. Úvod - co je to budič

Budiče jsou v dnešní době hodně rozšířené obvody, používané při spínání výkonových spínacích prvků. Proto námětem této bakalářské práce, bude popsat jednotlivé vlastnosti kladené na tyto obvody, uvést několik základních aplikací použití a typů a popsat jednotlivé vlastnosti až k samotné realizaci budiče.

Budič neboli řídicí obvod tranzistoru musí být schopen generovat na svém výstupu kvalitní řídicí signál pro řídicí elektrodu výkonového spínacího tranzistoru. Důležitou vlastností budicího obvodu je, aby byl schopen zajistit galvanické oddělení řídicího signálu mezi řídicí a výkonovou částí budiče.

Na kvalitu galvanického oddělení jsou kladeny vysoké nároky. Je požadována minimální parazitní kapacita mezi jednotlivými elektrodami s ohledem na vysokou odolnost du/dt . V současné době jsou vyvíjeny nejrůznější systémy s přenosem informace jinou než optickou cestou, neboť tato metoda je finančně náročná, a to především na magnetickém principu.

Budič také vyžaduje vlastní a galvanicky oddělený napájecí zdroj. Galvanické oddělení zdroje jsou řešeny nejčastěji magnetickou cestou - impulsním transformátorem.

Mezi další důležité součásti budiče patří elektronické ochrany, jejichž úkolem je zajistit, aby nedošlo ke zničení řízeného tranzistoru a to ochrany proti přetížení či zkratu na výstupu.

2. TEORETICKÁ ČÁST

3. Vlastnosti budičů

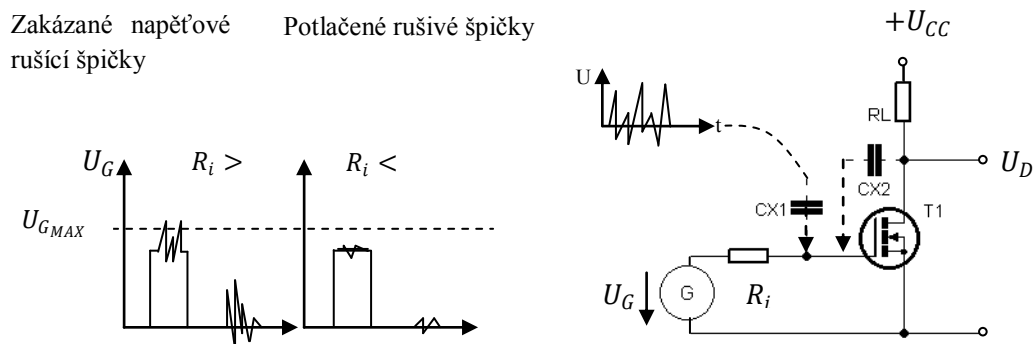
Nejdůležitější částí, která je potřebná pro používání výkonových tranzistorů je jejich řídicí obvod. Správně navržený řídicí obvod umožňuje uplatnit výhodné vlastnosti výkonových tranzistorů, které budou následně uvedeny.

Tyto vlastnosti budou uvedeny dále a více rozepsány:

- 3.1 Nízký dynamický vnitřní odpor
- 3.2 Odstranění oblasti vysokého odporu na charakteristice vnitřního odporu
- 3.3 Změna strmosti hran impulsu při nízkém vnitřním odporu
- 3.4 Minimální klidový proud obvodu
- 3.5 Plovoucí provoz spínacích tranzistorů
- 3.6 Malá vazební kapacita mezi řídicím obvodem a zátěží
- 3.7 Konstrukce bez indukčností

3.1 Nízký dynamický vnitřní odpor

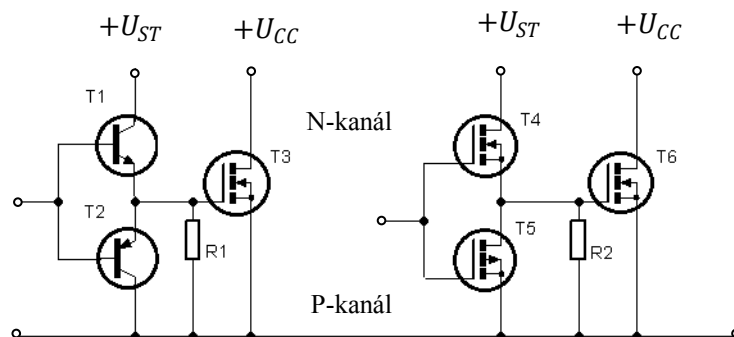
Je to jedna z důležitých vlastností, neboť na tomto odporu závisí, jak rychle bude nabita a vybita vstupní kapacita výkonového tranzistoru IGBT/MOSFET. Tento odpor je také důležitý pro odstranění nepříznivých vlivů, které se projevují při zpětném působení a také přes vazební kapacity. Tento malý dynamický odpor označován jako R_i je zapojen v řídicí části budiče (viz Obr. 1). [1]



Obr. 1 Vazba rušivých napětí přes C_{X1} nebo C_{X2} při vysokém vstupním odporu generátoru RI

3.2 Odstranění oblasti vysokého odporu na charakteristice vnitřního odporu

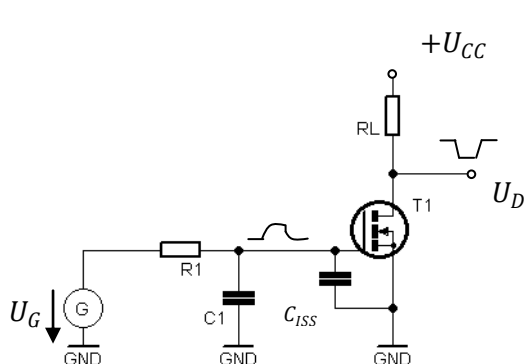
Řídicí obvod je v provedení komplementární dvojčinné stupně, a to buďto MOSFET nebo bipolární, kdy se při přenášení signálu hradla mezi jednotlivými logickými úrovněmi „H“ a „L“ a naopak, na krátkou dobu objeví stav vysokého výstupního odporu. To je zapříčiněno vlivem prahových napětí budičích tranzistorů. Stav vysokého výstupního odporu se odstraňuje zapojením rezistoru o hodnotě např. o odporu $4,7 - 10k\Omega$ na výstup řídicího obvodu (viz Obr. 2). [1]



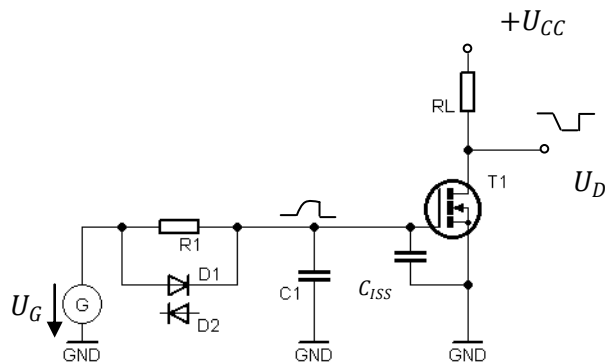
Obr. 2 Překlenutí vysokoohmového stavu při spínání generátoru paralelním rezistorem R k G-S výkonového tranzistoru

3.3 Změna strmosti hran impulsu při nízkém vnitřním odporu

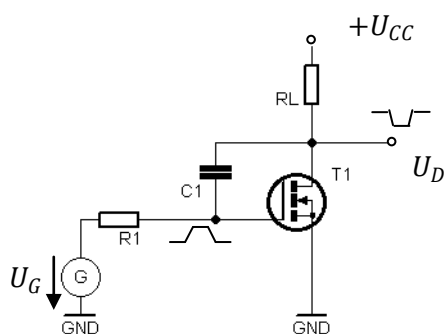
Ve většině případů je důležité zapínat a vypínat výkonový tranzistor s předem určenou strmostí náběžné a sestupné hrany. To je umožněno změnou časové konstanty buďto RC článkem, diodou, využitím zpětnovazební kapacity, integrátorem nebo integrátorem, u kterého je možné měnit odlišně jednotlivé hrany. Jednotlivá zapojení jsou uvedeny na následujících obrázcích (viz Obr. 3a-f). [1]



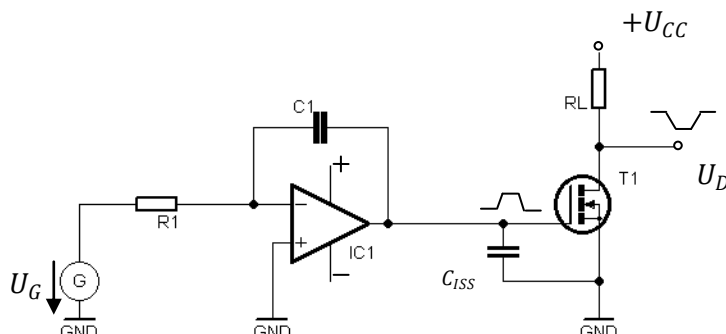
a) RC článkem



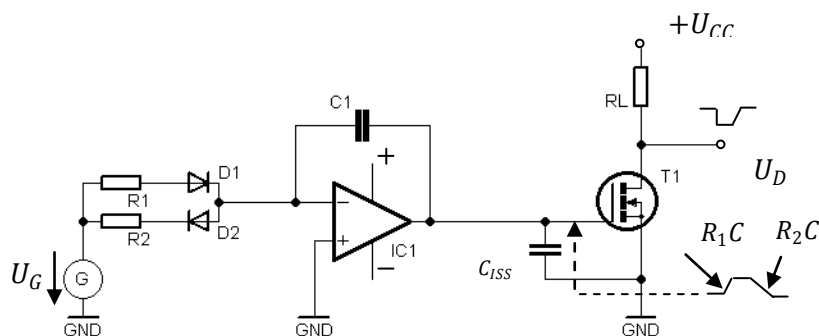
b) Změnou náběžné nebo závěrné hrany diodou



c) Pomocí zpětnovazební kapacity (závisí na zátěži)



d) Integrátorem



e) Integrátorem odlišně pro každou hranu

Obr. 3 Různé možnosti ovlivnění strmosti hran řídicích impulsů a) - e)

3.4 Zanedbatelný klidový proud obvodu

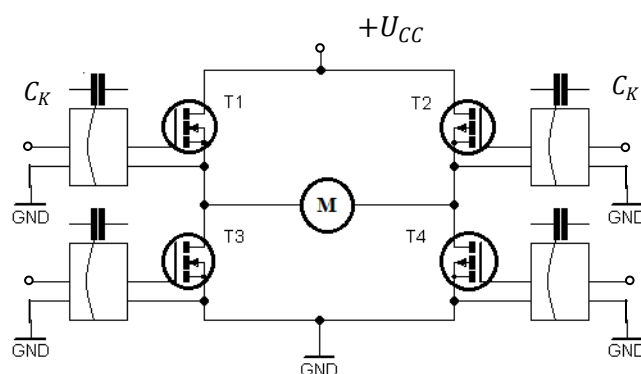
Pro řízení výkonových tranzistorů MOSFET stačí malý řídicí výkon, který je nutný, aby byla vybita a znovu nabita vstupní kapacita tohoto tranzistoru, proto by bylo vhodné, kdyby i řídicí obvod neodebíral zbytečně velký klidový proud. [1]

3.5 Plovoucí provoz spínacích tranzistorů

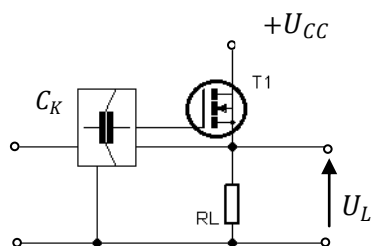
Nejčastěji jsou používány zapojení v můstkovém zapojení (např. při řízení motorů a také využívaných ve střídačích) jako na *Obr. 4*. Tranzistory T_1 a T_2 nejsou spojeny se zemí. Proto je nezbytně nutné použít řídicí obvod s galvanickým oddělením. Dále je důležité, aby kapacity C_K zpětně nepůsobily na řídicí část. Stejný problém se vyskytuje i u emitorového sledovače (*Obr. 5*). [1]

Řízení s galvanickým oddělením

Řízení s galvanickým oddělením



Obr. 4 Plovoucí řízení celého můstku



Obr. 5 Zapojení emitorového sledovače

3.6 Malá vazební kapacita mezi řídicím obvodem a zátěží

Vazební kapacita má velký vliv na rušení. Proto je nutné, aby tato vazební kapacita byla co nejmenší mezi řídicím obvodem a zátěží. Tato vlastnost, kterou vyžadujeme je nutná, neboť dochází ke značnému rušení při velkých změnách napětí na straně zátěže i při malé vazební kapacitě. [1]

3.7 Konstrukce bez indukčností

Je to vlastnost, kterou by měl disponovat snad každý řídicí obvod. Nejvhodnější je umístit řídicí obvod na malé destičce a tu připevnit přímo na elektrody výkonového tranzistoru. [1]

4. Řízení výkonových tranzistorů

Řídicí obvod výkonového tranzistoru je spojen se silovými elektrodami. K sepnutí dojde přivedením řídicího impulsu do jeho řídicí elektrody, obvod se uzavírá přes emitor, nebo napětí mezi *gate* a *source* MOSFET a JFET, u IGBT mezi *gate* a *emitor*. Velikost řídicí veličiny se nachází v katalogích a datasheetech, které obsahují vlastnosti elektronických součástek. Řídicí pulzy jsou vysílány kvůli synchronizaci z jedné části se stejným potenciálem. Nevýhodou je, že řízené úrovně napětí většinou velkým rozdílem převyšují namáhání součástek v řídicím obvodu. Řešení tohoto problému je závislé na úrovni řízeného napětí, typu měniče a na způsobech řízení budiče. [3]

4.1 Budiče v integrované podobě

Jedná se o nejčastěji používané řídicí obvody, ve kterých je obsažen budič, dále obvod, který zajišťuje správné napěťové úrovně a také obsahuje generátor řídicích pulsů. Součástí je také řídicí obvod se zpětnou vazbou. Pro práci s většími výkony jsou vyráběny budiče samostatně, jejichž řídicí obvod je nutno přizpůsobit a vhodně nastavit pro určitou aplikaci. [3]

4.2 Princip galvanického oddělení

Tato metoda je hodně využívána, ale docela složitá. Budič má galvanicky odděleno napájení a řídicí impuls je přenášen optickou cestou. Díky tomuto principu je možno spínat výkonový tranzistor, který je umístěn kdekoliv v měniči. Nejčastěji se tato metoda využívá u měničů s velkým výkonem. [3]

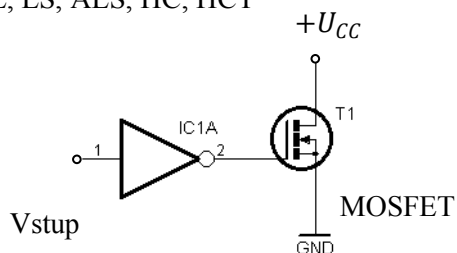
5. Řídicí obvody výkonových tranzistorů

Mezielektrodové kapacity C_{GS} a C_{DG} dosahují docela velkých hodnot, proto je důležité, aby řídicí obvod výkonového tranzistoru měl co nejmenší impedanci, a toho dosáhneme snížením časové konstanty obvodu, díky které bude zachováno rychlé spínání a vypínání výkonového tranzistoru.

Běžné výkonové tranzistory např. MOSFET vyžadují pro správné sepnutí napětí U_{GS} kolem 15V a pro vypnutí naopak nulové napětí U_{GS} . Na trhu jsou tranzistory MOSFET (logic level MOSFET), kterým pro plné otevření postačuje TTL úroveň. Na Obr. 8 je možno vidět nejjednodušší zapojení.

V tabulce u Obr. 8 jsou předpokládány překlápěcí doby t_R pro různé technologie budičů. [3]

TTL, LS, ALS, HC, HCT



Obr. 8 Přímé spojení obvodů TTL pro řízení spínačů „Logic Level MOSFET“

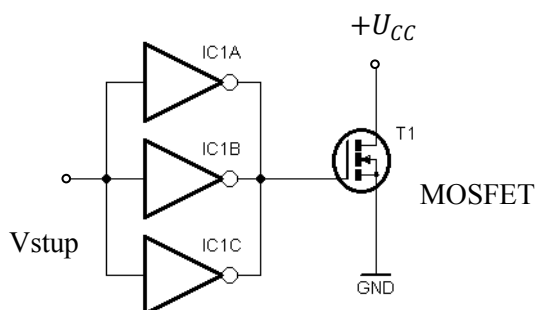
4049/4050			
U_{CC} [V]	5	10	15
t_{ON}/t_{OFF} [ns]	100/40	50/20	40/15

Tab. 1 Poměr sestupné a náběžné hrany

Pro používané MOSFETy, kterým postačuje pro sepnutí cca 12V, je využíváno několik řešení spínacích obvodů s malou impedancí:

5.1 Řízení s obvody CMOS

Při použití obvodů řady 4000 je nutné vybrat vhodné výkonové tranzistory pro dosažení co nejmenší impedance. Pro rychlejší spínání se zapojují obvody CMOS paralelně, viz Obr. 9. [3]



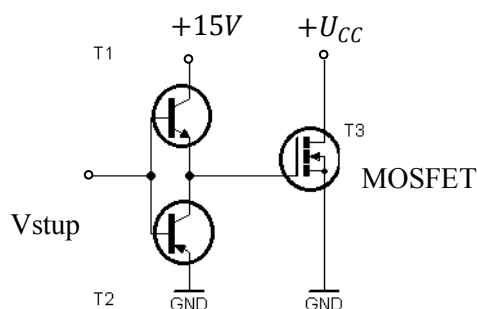
Obr. 9 Paralelní spojení několika výkonových invertorů CMOS pro minimalizaci vnitřního odporu obvodu

5.2 Řízení s OZ

Pro řízení výkonových tranzistorů MOSFET se docela často používají operační zesilovače z důvodů jejich nízké výstupní impedance. Napájení těchto OZ může být nesymetrické. Patří zde typy např. LM339. [3]

5.3 Řízení pomocí proudového zesilovače

Chceme-li řídicí obvod navrhnut pomocí diskretních součástek, je vhodné zapojení zesilovače podle Obr. 10. [3]



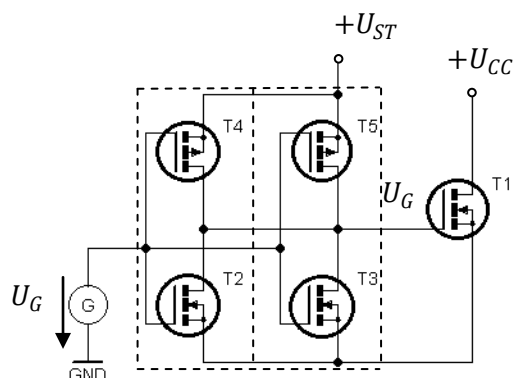
Obr. 10 Řízení výkonového MOSFETu proudovým zesilovačem

5.4 Speciální zapojení nebo speciální IO

Patří zde především integrované obvody PIC. Ty obsahují téměř všechny budič obvody. Další obvody jsou navrženy jako řídicí obvody výkonových tranzistorů. Např. typ ICL 7667 (který bude dále více popsán), neboli dvojitý budič obvod pro správné spínání výkonových tranzistorů. Je napájen nesymetrickým napětím +4,5V až +15V. Vstupní signál je tvaru TTL, a při zatěžovací kapacitě 1000 pF je sestupná a náběžná hrana 30ns. [3]

6. Možná provedení řídicích obvodů/budičů a jejich vlastnosti

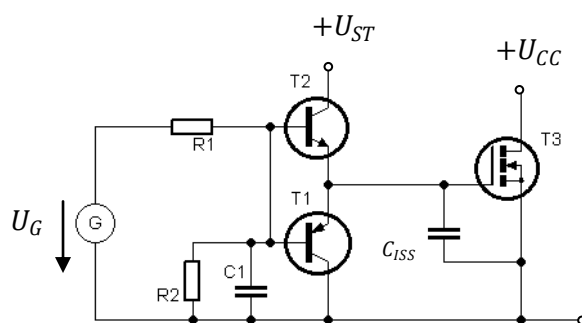
6.1 Hradla log. obvodů CMOS



Obr. 11 Budič s paralelně řazenými hradly CMOS

- Jsou velice jednoduché a levné (více hradel v pouzdře)
- Otáčí fázi vstupních impulzů
- Paralelním řazením hradel lze přizpůsobit řídicí stupeň výkonovému tranzistoru a měnit jeho spínací doby
- Velmi nízká spotřeba
- Při $U_{CC} > 8V$ velká odolnost vůči rušení
- Při vypnutí napájení logické části U_{CC} mají velký vnitřní odpor [1]

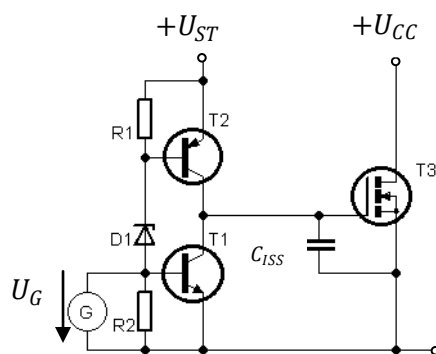
6.2 Komplementární emitorový sledovač



Obr. 12 Komplementární emitorový sledovač

- Sestavitelné z diskretních součástek
- Vstupní impuls není invertován
- Malý vnitřní odpor při odpojení napájení, protože při kladném napětí hradla U_G (v důsledku kapacitní vazby) teče přes R_2 proud báze T_2 a ten sepne
- Dobu náběhu lze měnit pomocí součástek R_1 a C_1
- Je možné použít záporné řídicí napětí U_G [1]

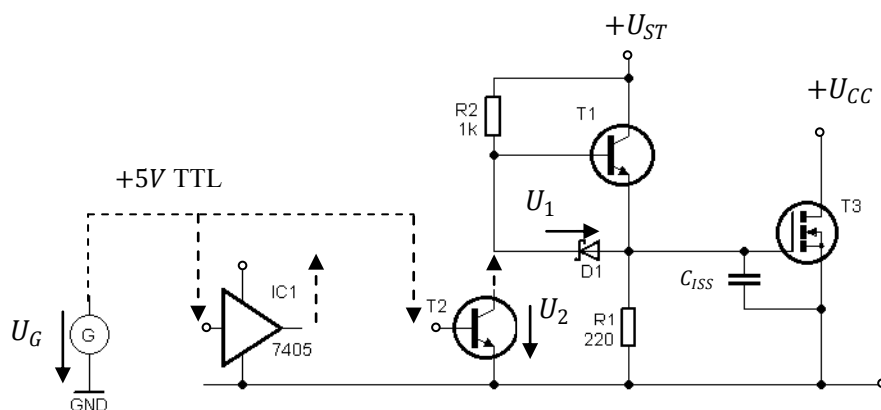
6.3 Komplementární kolektorový budič



Obr. 13 Komplementární kolektorový budič

- Otáčí fázi vstupních impulsů
- Rychlé nabití a vybití kapacity C_{ISS} výkonového tranzistoru
- Vysoký vnitřní odpor při vypnutém napájení
- Klidový proud se odvíjí od zvoleného zapojení
- $U_{G_{MIN}} \geq U_{CE_{SAT}}$ tranzistoru T_2
- Podle dimenzování řídicího obvodu může při přepínání docházet ke stavům s vysokým vnitřním odporem
- Při přesahu spínání T_1 a T_2 může docházet k vysokým proudovým špičkám
- Nízká překlápěcí úroveň napětí U_G
- Možno použít kapacitní vazbu (plovoucí provoz) [1]

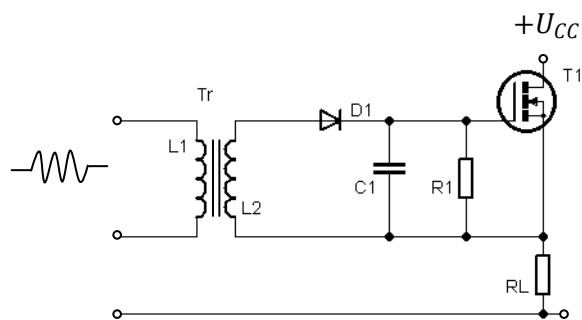
6.4 Budicí stupeň „Totem pole“



Obr. 14 Budicí stupeň „Totem pole“

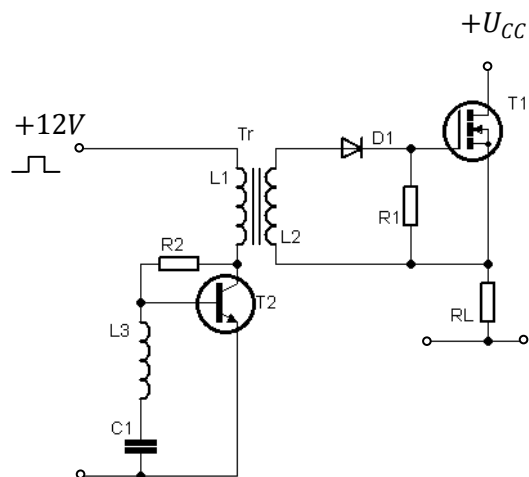
- Otáčí fázi řídicího signálu U_G
 - Velikost klidového proudu pro $U_G = LOW$ je $U_{GL} = U_1 + U_2$
 - Chybí-li stavové napětí řídicího stupně U_{ST} je hradlo spojeno se zemí rezistorem R_2
- [1]

6.5 Jednoduchá transformátorová vazba



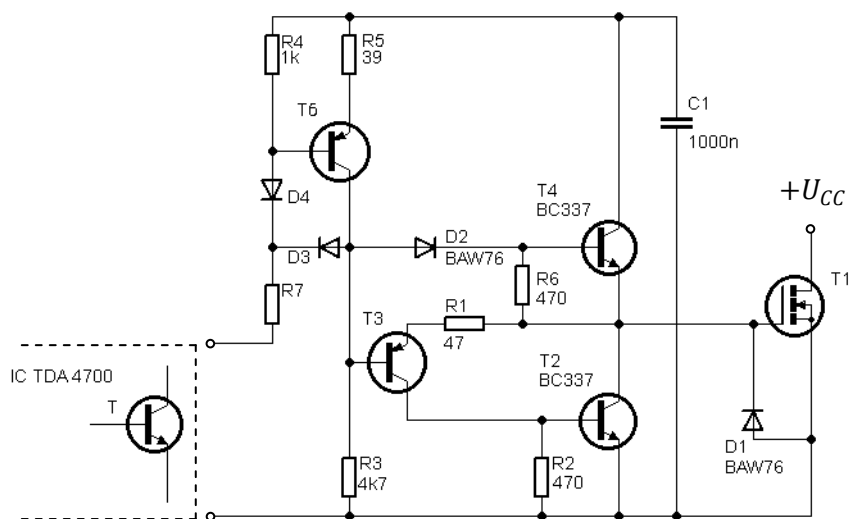
Obr. 15 Jednoduchá transformátorová vazba

- K řízení se užívá střídavé napětí vytvořené oscilátorem
- Pomalé zapínací a vypínací hrany
- Jednoduchá náhrada pomocí relé [1]



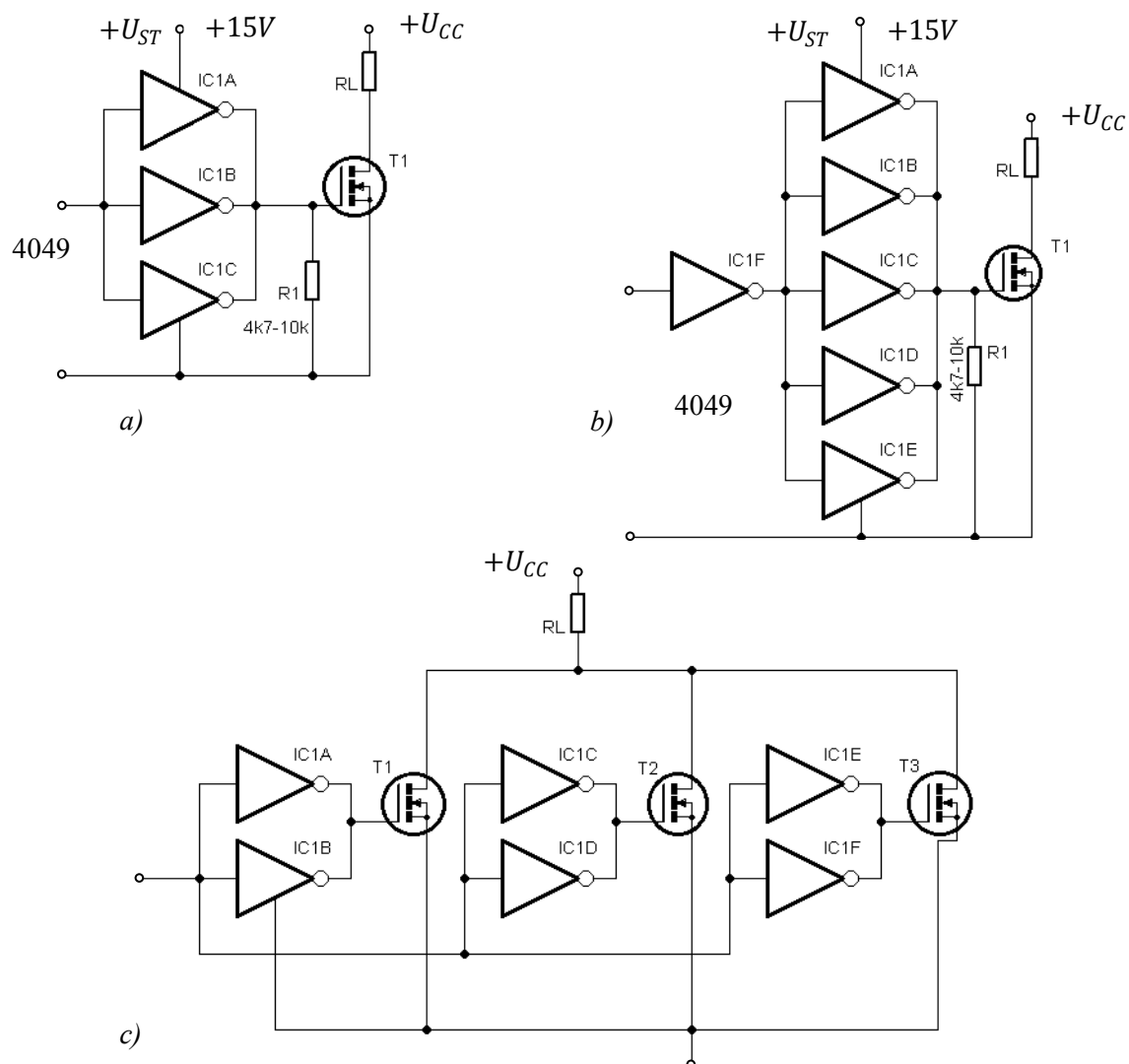
Obr. 16 Galvanické oddělení s transformátorovou vazbou a řízením s blokovacím oscilátorem 150kHz

6.6 Rychlý budič s komplementárním Darlingtonovým zapojením



Obr. 17 Rychlý budič s komplementárním Darlingtonovým zapojením

6.7 Další možnosti použití CMOS invertorů pro spínání



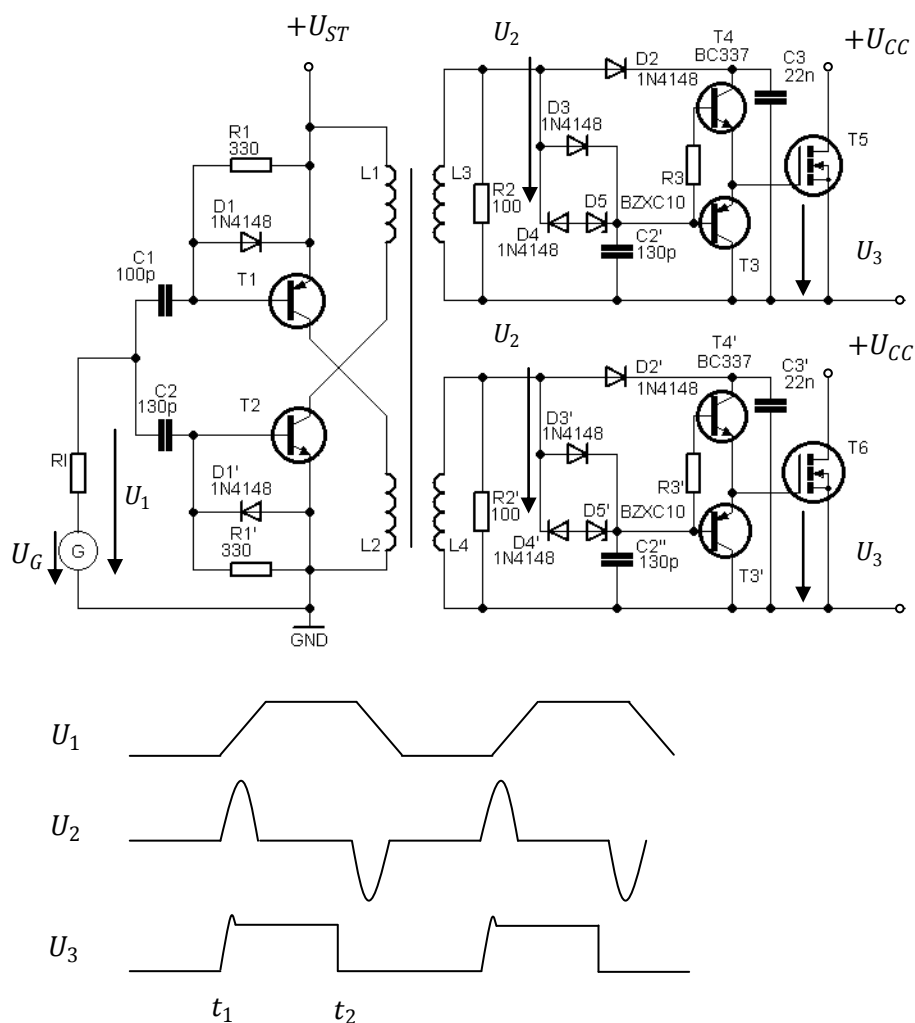
Obr. 18 Různé možnosti použití CMOS invertorů v IO 4049 pro spínání

V zapojení na Obr. 18 a) jsou zapojeny 3 hradla CMOS paralelně. Pokud zapojíme paralelně 5 hradel podle b) můžeme tak získat mnohem strmější hrany a šesté hradlo použít na invertování řídicího signálu. Pro správné řízení tří paralelně zapojených tranzistorů MOSFET jsou pro jejich řízení a vzájemné oddělení použity dvojice paralelně spojených hradel připojených ke vstupu výkonového tranzistoru v zapojení podle c). Při paralelním řazení tranzistorů musíme respektovat tyto zásady:

- Souměrnost na straně zátěže
- Velmi krátké přívody (malá indukčnost)
- Co nejmenší vazební kapacity
- Přívody k hradlům jsou samostatně vedeny pro každý tranzistor oddělovacími rezistory (asi $10 \div 100\Omega$)

Pokud tak nebude učiněno, může dojít ke kmitání, které může způsobit zničení tranzistoru. Je také důležité brát ohled na dobrý tepelný kontakt jednotlivých tranzistorů. Pouze tak je možno docílit rovnoměrného rozdělení proudu, který protéká zátěží na jednotlivé výkonové tranzistory. [1]

6.8 Impulzní řídicí obvod

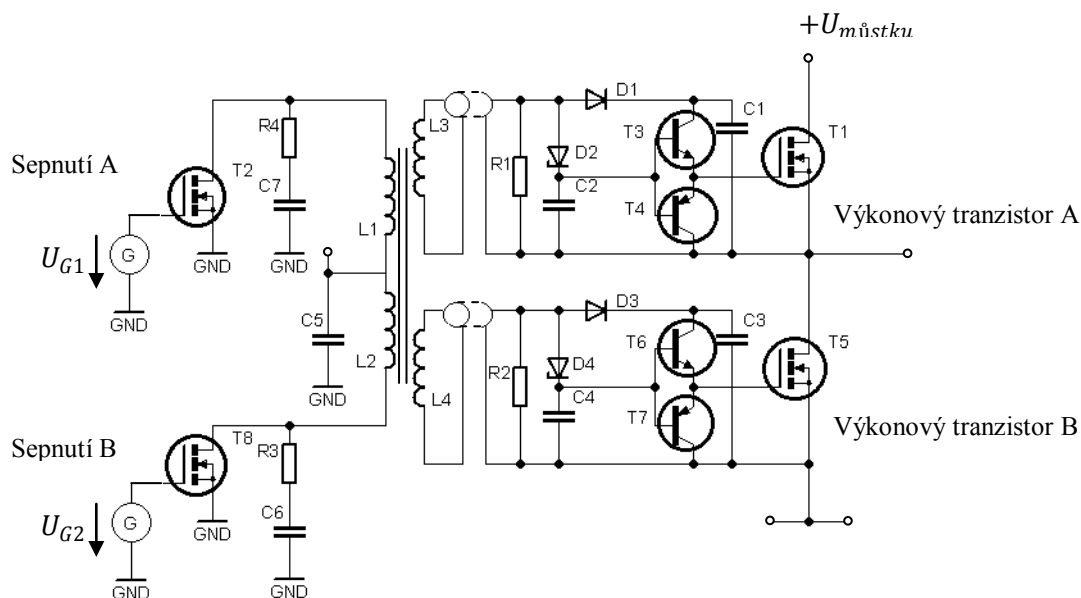


Obr. 19 Schéma zapojení impulzního řídicího obvodu s jednotlivými průběhy

Doba sepnutí výkonového tranzistoru je u tohoto obvodu v řádech μs až ms . Má nízký dynamický odpor, velkou strmost hran a odolnost vůči rušení. Na jádro transformátoru lze navinout více sekundárních vinutí a získat více galvanicky oddělených výstupů.

Vstupní signál U_1 budí střídavě, dle směru hran impulsů, tranzistory T_2 a T_1 . Impulz, který se přenesse na sekundární vinutí L_3 s kladnou polaritou nabije pomocí diody D_2 kondenzátor C_3 a zároveň přes diodu D_3 sepne tranzistor T_4 . Vstupní kapacita výkonového tranzistoru T_5 se nabije na napětí U_3 a T_5 se otevře. Rezistor R_2 omezuje záporné impulzy na vinutí L_3 . Jestliže má kondenzátor C_3 dostatečný náboj a svodové proudy jsou malé, zůstává napětí U_3 pořád stejné. Nabitím kondenzátoru C_2 na záporné napětí se tranzistor T_3 otevře, vstupní kapacita se vybije a výkonový tranzistor vypne. [1]

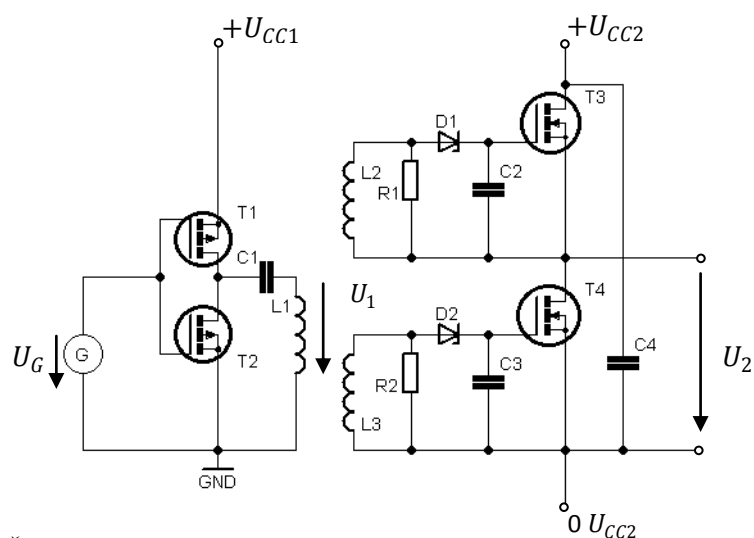
6.9 Řízený spínač s galvanickým oddělením pomocí impulzního transformátoru



Obr. 20 Řízený spínač s galvanickým oddělením pomocí impulzního transformátoru

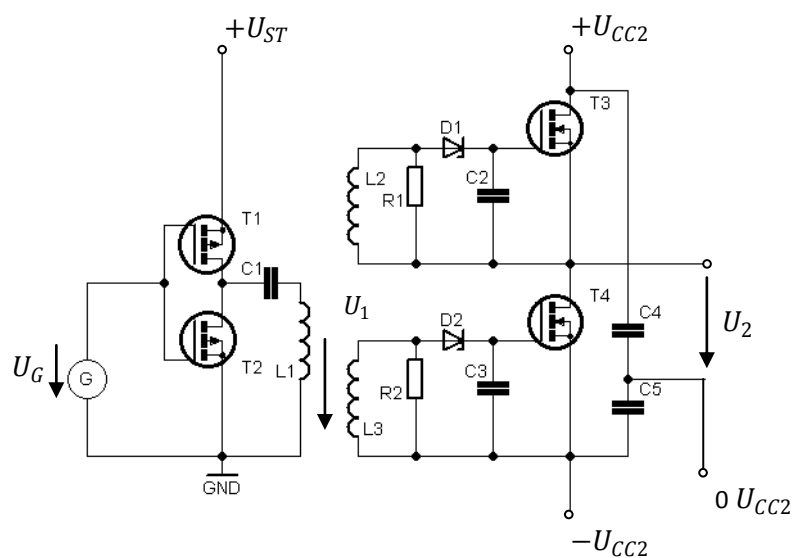
V zapojení na Obr. 20 je možno střídavě spínat výkonové tranzistory. Řídicí signály mají proto opačnou fázi, které se získají ze sekundárního vinutí. Mezi výhody tohoto zapojení patří, že je schopen udržet kladné napětí hradla. Přivedením impulzu na T_2 dojde k sepnutí výkonového tranzistoru A, a naopak pokud bude přiveden řídicí signál na T_8 , tak výkonový tranzistor A vypne a zapne výkonový tranzistor B. Tento děj se periodicky opakuje. [1]

6.10 Řídicí obvod s pomocným napájecím napětím



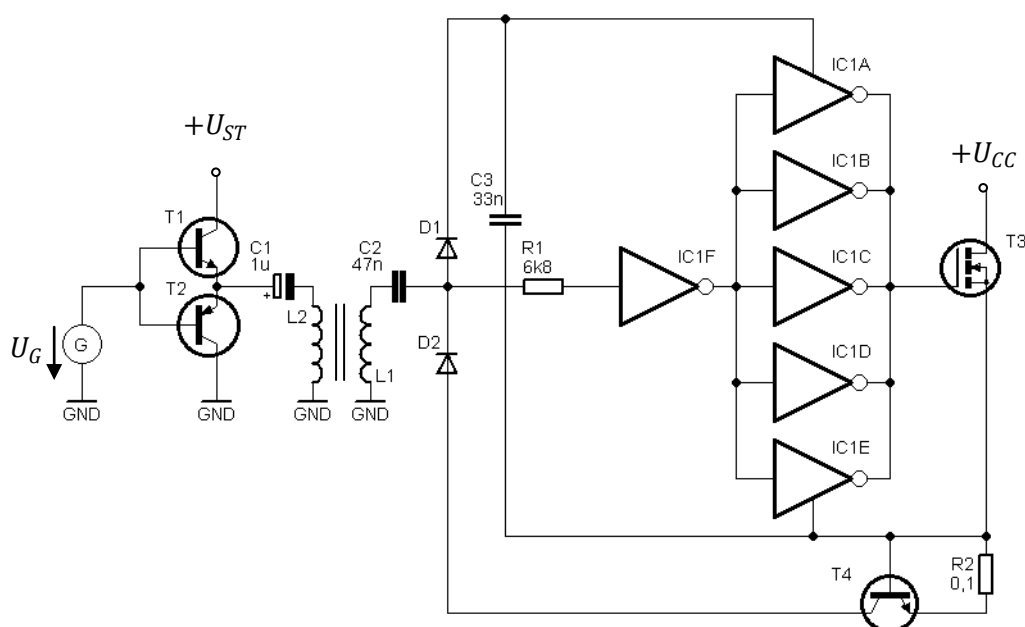
Obr. 21 Řídicí obvod s kladným pomocným napětím

Pomocné napětí je přivedeno do obvodu ze spínacího zdroje. Na Obr. 21 se bude napětí U_2 tranzistorem T_3 zapínat a T_4 vypínat. Na Obr. 22 je zobrazen řídicí obvod jak s kladným tak i záporným pomocným napájecím napětím. [1]



Obr. 22 Řídicí obvod s kladným a záporným pomocným napájecím napětím

6.11 Další z typů řídicích obvodů s galvanickým oddělením



a) Obr. 23 Řídicí obvod s galvanickým oddělením - nadproudová ochrana s měřicím rezistorem a T_4

V zapojení na Obr. 23 je zapojen zdvojovač napětí tvořený C_2 , D_1 , D_2 . Přenesená energie je dočasně zálohovaná v C_3 . Pro řízení výkonového tranzistoru je zde použit budič stupeň z invertorů CMOS zapojených paralelně. Tento typ zapojení není odolný vůči rušivým vlivům jako obvod na Obr. 19. Při proudovém přetížení, které je změřeno pomocí rezistoru $0,1\ \Omega$, se tranzistorem T_4 vybije kondenzátor C_2 a tak vypne výkonový tranzistor T_3 .

Typů řídicích obvodů je mnoho a mají následující vlastnosti:

- Nízké náklady na prostor a je možno je upevnit na vývody hradla a emitor výkonového tranzistoru
- Nepotřebují vlastní napájení
- Málo nákladné (podle typu aplikace) [1]

7. Určení výkonu budiče

Použitím výkonových tranzistorů MOSFET/IGBT je dosaženo velmi krátkých spínacích časů a vynikají malým příkonem. Proto se jejich použitelnost ve většině aplikací výkonové elektroniky začíná rozvíjet a to ve velkém množství. Mají vysoký vstupní odpor, ale jejich impedance ve frekvenční oblasti závisí na frekvenci. Tyto tranzistory mají také vstupní kapacitu a se zvětšující frekvencí jeho kapacitní reaktance výrazně klesá. Tato kapacita musí být rychle nabita po přivedení řídicího impulsu do řídicí elektrody a až po jeho nabití bude dosaženo napětí na hradle potřebné pro sepnutí tohoto tranzistoru. Typické velikosti těchto kapacit jsou o velikosti $1nF$ až $2nF$, pro otevření tranzistoru se většinou používá napětí $U_{GS} = 6V$.

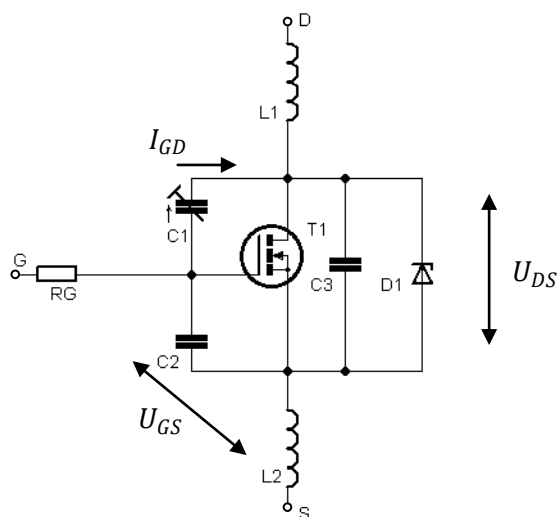
Pokud musíme zmenšit odpor v sepnutém stavu $r_{DS(ON)}$ musíme použít větší úroveň řídicího napětí U_{GS} , např. $10V$, potom bude při rychlosti sepnutí $t_{0N} = 50ns$ je-li $C_{GS} = 2nF$, během spínání je nutno dodávat do hradla proud o velikosti $0,5A$.

Požadavky, které jsou kladeny na výkon budiče, vyplývají z následujícího vztahu:

$$P_G = Q_G \cdot U_{G_{MAX}} \cdot f \quad [W; C; V; Hz], \quad (7.1)$$

kde Q_G je špičkový náboj na kapacitě hradla;
 $U_{G_{MAX}}$ je nejvyšší hodnota napětí na hradle;
 f je kmitočet spínání.

Tudíž z toho plyne, že hlavním úkolem budiče je schopnost co nejrychleji nabít vstupní kapacitu, tento proud může dosahovat i velikosti ampérů. Proto se zde uplatňují budiče v integrované podobě (model reálného tranzistoru s vyznačenými parazitními prvky je na Obr. 24).



Obr. 24 Vstupní parazitní kapacity spínacího tranzistoru

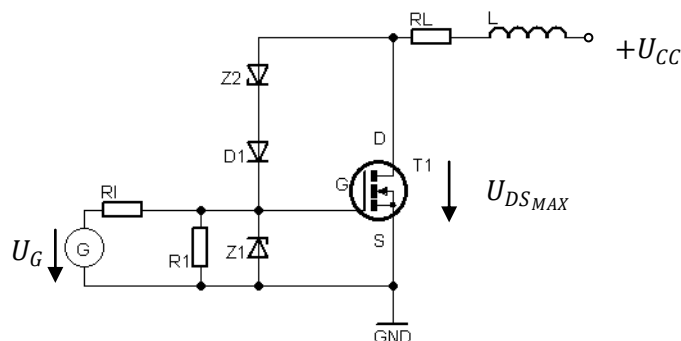
Kapacita mezi hradlem a kolektorem C_{GD} (viz Obr. 24) je důležitý parametr, protože je jím vedena zpětná vazba mezi vstupem a výstupem výkonového tranzistoru. Při změně napětí U_{DS} teče většina budicího proudu kondenzátorem C_{GD} (kapacita C_{GD} je označovaná také jako Millerova kapacita). Bude-li překročena amplituda proudu $i = C_{GD} \cdot (\Delta u / \Delta t)$ nad určitou hodnotu, potom napětí u_{GS} mezi hradlem a emitorem bude nadbývat nad prahovou hodnotu U_T a tím sepne tranzistor.

V dnešní době jsou budiče vyráběny s velkými spínacími časy a také jsou schopny dodávat velké proudové špičky. V praktické části této bakalářské práce v návrhu je použit modul budiče jehož proudové špičky dosahují $\pm 6A$. Tyto špičky mohou být zmenšeny parazitními indukčnostmi přívodních kabelů. Proto je důležité, aby se budič nacházel co nejbližee elektrod výkonového tranzistoru. Jinak by mohlo dojít ke vzniku parazitních kapacit. [2]

8. Ochrany proti tepelnému přetížení

8.1 Základní zapojení a jejich popis

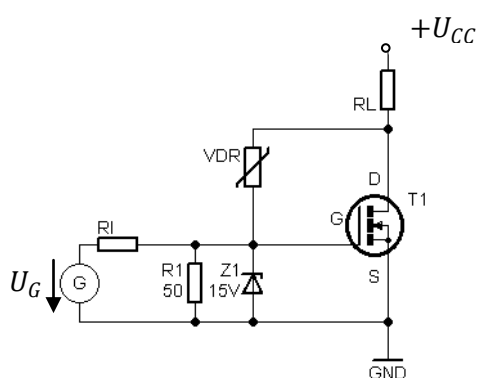
Zenerova dioda Z_1 zabraňuje přepětí, vzniklému na řídící elektrodě. Tato Zenerova dioda je určena na 15V, to je hodnota, která je důležitá pro sepnutí výkonových tranzistorů. Dioda D_1 je křemíková dioda zatížitelná 1A. Zenerova dioda Z_2 je ochranná dioda. Tranzistor je typu MOSFET. Cívka L je rozptylová indukčnost. [1]



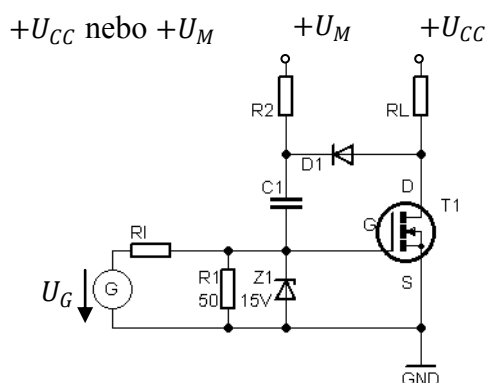
Obr. 25 Výkonový spínač s přepětíovou ochranou se zátěží s indukčnostmi přívodů

Ochranné prvky musí být připojeny co nejblíže elektrodám výkonového tranzistoru, aby došlo k zamezení vzniku rozptylových indukčností. Ale jelikož Zenerovy diody na tak velké napětí nejsou levné, používají se následující zapojení.

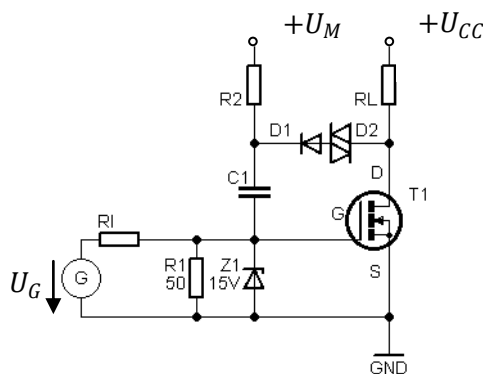
Na Obr. 26 je zobrazeno použití napěťově závislého prvku a to varistoru VDR. Nejvhodnější je ten typ, který má úbytek napětí při 1mA roven průraznému napětí. Toto napětí dosahuje $U_{BR} = 300\text{V}$, $U_{(BR)DS} = 500\text{V}$. Rezistory R_1 a R_i umožňují vybití vstupní parazitní kapacity tranzistoru a Z_1 slouží jako ochrana před přepětím. Generátor impulzů by měl mít vnitřní odpor větší než 10Ω . Na Obr. 27 a Obr. 28 jsou další možnosti realizace ochran. [1]



Obr. 26 Ochrana pomocí varistoru

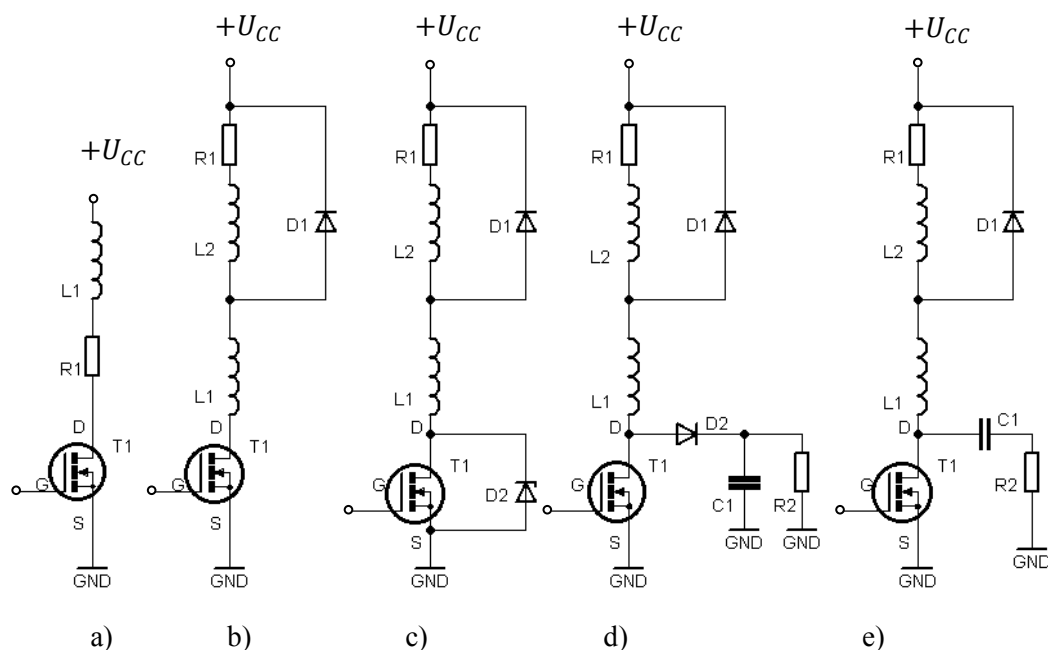


Obr. 27 Ochranný obvod s diodou a referenčním napětím

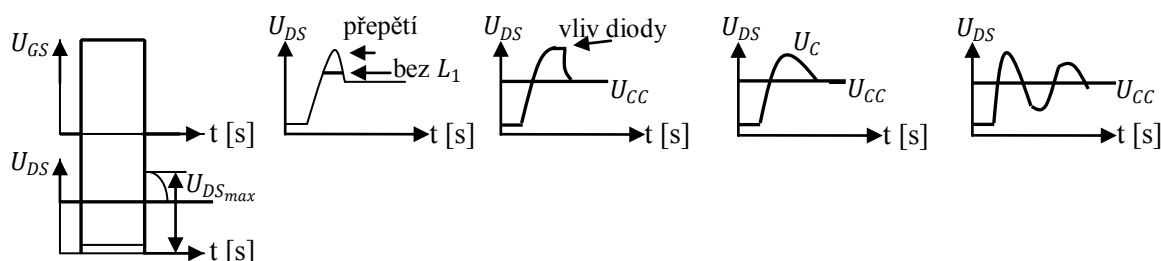


Obr. 28 Ochranný obvod s běžnou a čtyřvrstvou diodou (diakem)

9. Ochrany při spínání induktní zátěže



Obr. 29a)-f) Zapojení ochran při spínání



Obr. 30a)-f) Průběhy při spínání

Na Obr. 29a) je základní zapojení spínání induktní zátěže. Při vypnutí výkonového tranzistoru by bez vhodně opatřeného obvodu došlo ke vzniku přepětí a tím k možnému zničení výkonového tranzistoru, nebo ke zničení připojené zátěže. Mezi nejčastěji používané ochrany se používá ochranná dioda dle zapojení na Obr. 30b), která omezuje přepětíové špičky, kdy dochází k pomalému poklesu energie indukčnosti dle vztahu:

$$W_{L_{MAX}} = \frac{1}{2} \cdot L \cdot I_D^2 \quad (9.1)$$

Dále pokud se v zapojení vyskytuje rozptylová indukčnost, používá se jako ochrana paralelně zapojená dioda D_2 (viz Obr. 29c). Obr. 29d) pracuje na principu přeměny energie z indukčnosti L_1 na kapacitu kondenzátoru C_1 (vztah 9.2). Na Obr. 30e) je připojen k tranzistoru ochranný RC člen, který vytváří rezonanční obvod a tím dochází k tlumení vzniklého přepětí. [3]

$$W_{L_{MAX}} = \frac{1}{2} \cdot L \cdot I_D^2 = W_{C_{MAX}} = \frac{1}{2} \cdot C \cdot U_{C_{MAX}}^2 \rightarrow U_{C_{MAX}} = I_D \cdot \sqrt{\frac{L}{C}} \quad (9.2)$$

10. Příklady provedení budičů, vnitřní zapojení, vlastnosti, aplikace

10.1 ICL7667

Jedná se o dvoukanálový budič výkonových MOSFET tranzistorů. ICL7667 je dvojitý monolitický vysokorychlostní budič, sloužící k převodu signálu úrovně TTL na hodnotu napětí až do $+15V$. Jeho vysoká rychlost a výstupní proud může budít velké kapacitní zátěže s nízkým zpožděním. ICL7667 je vhodný pro řízení MOSFET ve vysokofrekvenčních výkonových měničích. ICL7667 minimalizuje ztráty energie v MOSFETu tím, že rychle nabíjí a vybíjí vstupní kapacitu řídicí elektrody. ICL7667 vstupy jsou kompatibilní s TTL a můžou být přímo řízeny společnou pulzně-šířkovou modulací. [11]

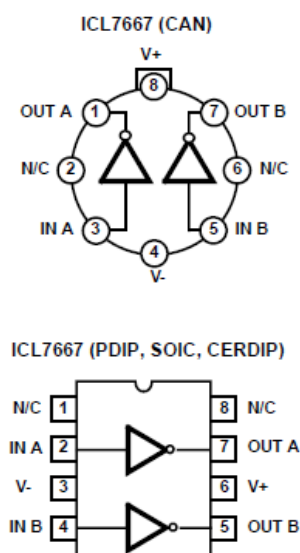
Základní vlastnosti:

- Široký rozsah napájecího napětí: $4,5V - 15V$
- Vzestupná a sestupná hrana (30 ns při vstupní kapacitě $1000nF$)
- Přímý styk s PWM řízenými obvody
- CMOS/TTL vstupy kompatibilní s budičem ($R_{OUT} = 7\Omega$)
- Nízká spotřeba energie:
 - $4mW$ při Log. 0 na vstupu
 - $20mW$ při Log. 1 na vstupu

Aplikace:

- Spínané napájecí zdroje
- DC/DC měniče

Struktura:



Obr. 31 Vnitřní zapojení ICL 7667

10.2 ADuM3220

4A, 2kanálový, izolovaný budič výkonových MOSFETů, resp. IGBT struktur, vycházející z technologie iCoupler® společnosti Analog Devices. Spojením vysokorychlostních CMOSových přístupů s technologií monolitických transformátorů získáváme vynikající nástroj s mimořádnými vlastnostmi, které za sebou nechávají i běžné alternativy v podobě kombinace pulzních transformátorů a budičů hradla. Izolační obvod ADuM3220 nabízí dva nezávislé oddělovací kanály, které mají maximální zpoždění signálu 60ns. Kompatibilitu se systémy, pracujícími na nižších napětěových úrovních zajišťuje vstupní napájení v rozsahu od +3,0V až do +5,5V. Pro výstupní stranu zase můžeme volit napájecí napětí od +5V až do +18V, které odpovídá typickému řešení v rámci synchronních DC/DC měničů. Teplota přechodu se smí pohybovat v rozmezí od -40°C až do $+125^{\circ}\text{C}$. [10]

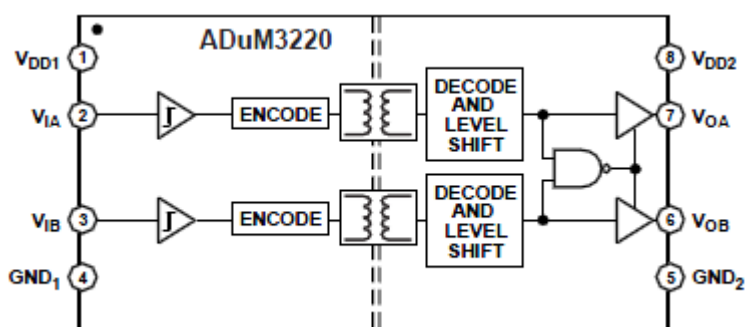
Základní vlastnosti:

- Špičkový výstupní proud: 4A
- Precizní časování:
 - 60ns (max. průchozí zpoždění signálu)
 - 5ns (max. vzájemná odchylka mezi kanály)
- Vstupní logika: 3,3V – 5V
- Výstup: 4,5V – 18V
- Ochrana výstupní logiky
- Přednastavená nízká úroveň výstupu
- Kmitočtový rozsah DC až 1MHz
- Vstupní logické úrovně CMOS

Aplikace:

- Izolované synchronní DC/DC měniče
- Budiče MOSFET / IGBT

Struktura:

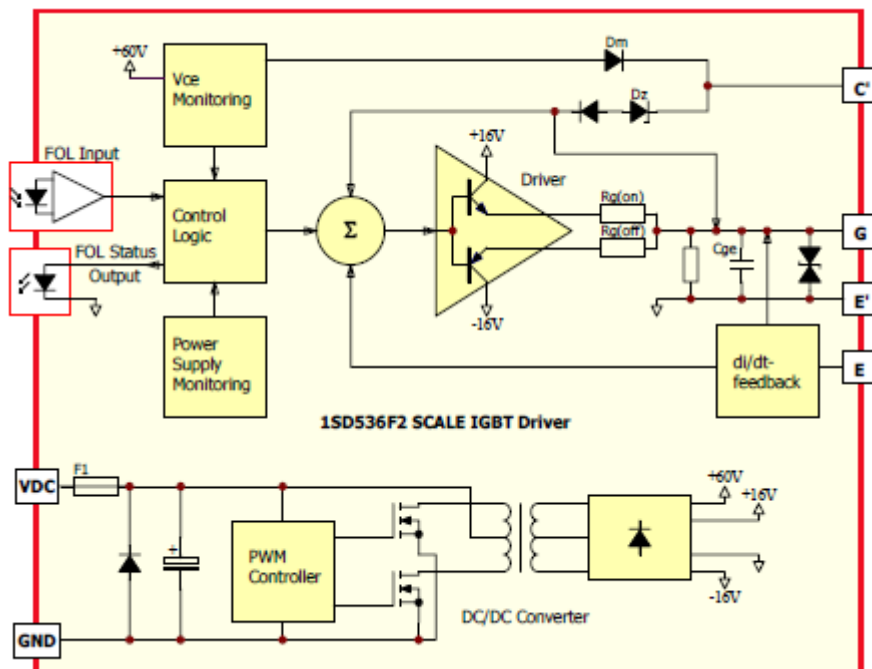


Obr. 32 Zapojení ADuM3220

10.3 SINGLE SCALE Driver 1SD536F2

Jedná se o ultra-kompaktní, inteligentní, vysoce výkonný, 1kanálový IGBT budič inteligentní rodiny budičů SCALE. Byly navrženy speciálně pro přesné a spolehlivé řízení vysokonapěťových IGBT modulů. Jsou plně vybaveny ochrannými funkcemi, jako jsou monitorování U_{CE} , podpětí a zkrat na výstupu. DC/DC měnič zajišťuje samostatný izolovaný napájecí zdroj pro obvody budiče. [4]

10.3.1 Blokové zapojení modulu budiče 1SD536F2



Obr. 33 Blokové zapojení 1kanálového SCALE budiče

10.3.2 Technické parametry budiče 1SD536F2 a aplikace

Veličina	Parametr	Min	Typ	Max	Jednotka
$U_{DC/DD}$	Napájecí napětí	14,5	15	15,5	V
U_{TH}	Napěťová ochrana		13		V
U_{CE}	Napětí mezi C-E			3300	V
$U_{GE(ON)}$	Výstupní napětí při zapnutí			+15	V
$U_{GE(OFF)}$	Výstupní napětí při vypnutí			−15	V
U_{IN}	Vstupní napětí	5		15	V
T_O	Operační teplota	−40		+85	°C
I_{OUT}	Výstupní špičkový proud	−36		+36	A
I_{DC}	Napájecí proud (bez generování výstupního napětí)		120		mA
I_{DCMAX}	Maximální napájecí proud		125		mA
I_{DD}	Napájecí proud			500	mA
$t_{D(ON)}$	Zpoždění vstup-výstup při spínání		400		ns
$t_{D(OFF)}$	Zpoždění vstup-výstup při vypínání		550		ns
f	Frekvence spínání			5	kHz
P_{OUT}	Výstupní výkon			5	W

Tab. 2 Technické údaje budiče ISD536F2-FZ1200R33KF1

Aplikace budiče 1SD536F2:

- Invertory
- Trakce
- Železniční napáječe
- Nízko-napětové měniče
- Pohony
- Výkonová elektronika
- Radiologické a laserové technologie
- Výzkum

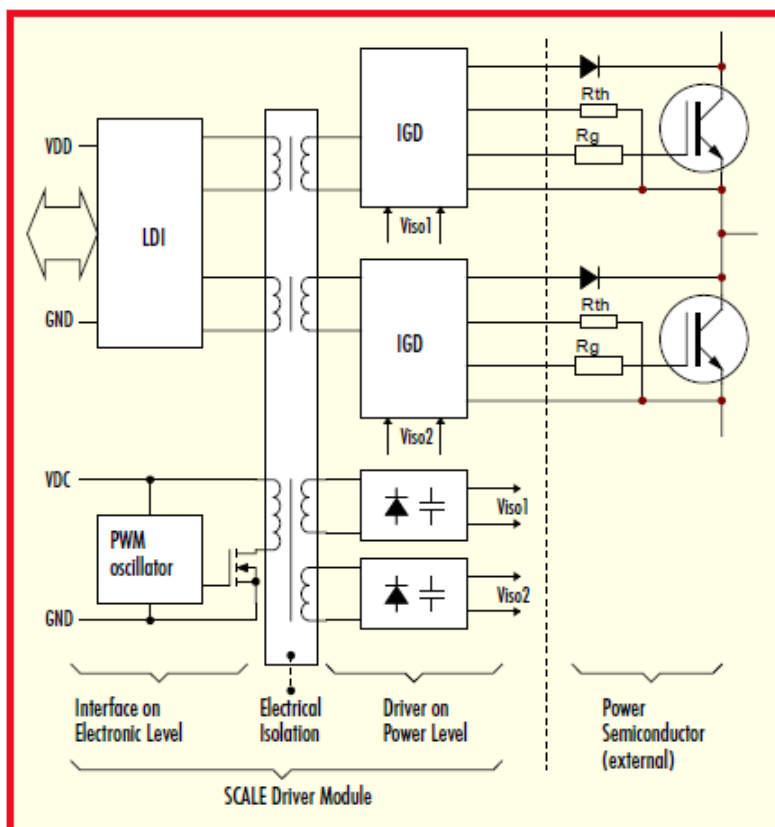


Obr. 34 Modul budiče SINGLE SCALE Driver 1SD536F2 [7]

10.4 DUAL SCALE Driver 2SD106AI

Budič firmy Concept Dual SCALE Driver 2SD106AI se používá k řízení jednoho či dvou výkonových tranzistorů, nejčastěji IGBT nebo MOSFET. Skládá se z primární strany, která tvoří řídicí část a sekundární strany, ta tvoří výkonovou část. Tyto části jsou galvanicky odděleny pomocí impulzních transformátorů. Na vstupu jsou galvanicky oddělené obvody a to LDI (Logic Driver Interface), díky kterému jsou přenášeny vstupní PWM signály přes impulsní transformátory, DC/DC měnič, který je rovněž galvanicky oddělený a na sekundární straně jsou použity obvody IGD001 (Intelligent Gate Driver) pro každý kanál budiče, který se přímo podílí na řízení výkonových tranzistorů, ve kterých jsou integrovány všechny potřebné funkce, jakými jsou transformátorové rozhraní, ochrana proti zkratu a přetížení, logiku blokování budiče a také sledování napájecího napětí na sekundární straně. Mezi další části tohoto budiče patří monitorovací obvody, které reagují na snížené napájecí napětí sekundární strany, zkrat na výstupu a nadproudové přetížení. Blokové zapojení je zobrazeno na Obr. 35. [5]

10.4.1 Blokové zapojení modulu budiče 2SD106AI

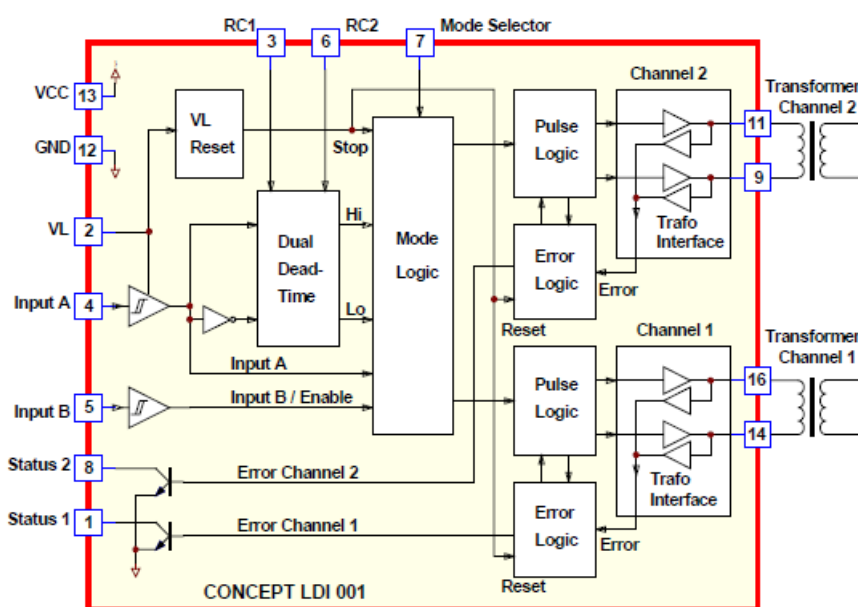


Obr. 35 Blokové zapojení 2kanálového SCALE budiče

10.4.2 Obvod LDI001

Obvod LDI001 je zapojen v primárně části budiče a má tyto hlavní funkce:

- Vytváří jednoduché rozhraní pro uživatele. Oba vstupy mají Schmittův charakter
- Jednoduché přizpůsobení logických úrovní na +5V a +15V
- Generování mrtvých časů v režimu Half-bridge modu - mód polomůstku. Tato funkce může být deaktivována
- Zajišťuje kódování PWM signálu tak, aby mohl být přenesen přes impulzní transformátor [8]

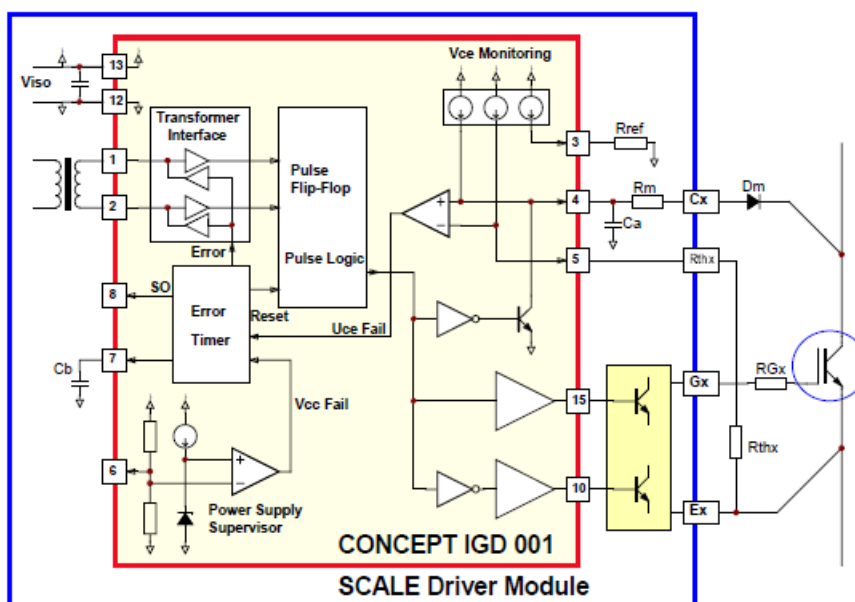


Obr. 36 Blokový diagram LDI 001

10.4.3 Obvod IGD001

IGD001 je použit v obou kanálech a má následující funkce:

- Dekódování PWM signálů přenášených přes impulzní transformátor
- Zesílení PWM signálu na konečnou hodnotu použitou pro řízení
- Monitorování nasycení výkonových polovodičů (zkratová a nadproudová ochrana)
- Monitorování podpětí
- Generování blokovací doby [8]



Obr. 37 Blokový diagram inteligentního budiče s externím propojením



Obr. 38 Modul budiče DUAL SCALE Driver 2SD106AI

10.4.4 Technické parametry budiče 2SD106AI a aplikace

Veličina	Parametr	Min	Typ	Max	Jednotka
$U_{DC/DD}$	Napájecí napětí		15	16	V
U_{TH}	Napěťová ochrana		11,5		V
U_{CE}	Napětí mezi C-E			1200	V
$U_{GE(ON)}$	Výstupní napětí při zapnutí			+15	V
$U_{GE(OFF)}$	Výstupní napětí při vypnutí			-15	V
U_{IN}	Vstupní napětí	5		15	V
T_O	Operační teplota	-40		+85	°C
I_{OUT}	Výstupní špičkový proud	-6		+6	A
I_{DC}	Napájecí proud (bez generování výstupního napětí)		12		mA
I_{DCMAX}	Maximální napájecí proud			153	mA
I_{DD}	Napájecí proud (frekvence spínání 25kHz)		15		mA
I_{DD}	Napájecí proud		23		mA
$t_{D(ON)}$	Zpoždění vstup-výstup při spínání		300		ns
$t_{D(OFF)}$	Zpoždění vstup-výstup při vypínání		350		ns
f	Frekvence spínání			100	kHz
P_{OUT}	Výstupní výkon			2	W

Tab. 3 Technické údaje budiče 2SD106AI

Aplikace budiče 2SD106AI:

- Trakce
- Výkonové měniče
- Budiče motorů
- Radiologické a laserové technologie
- Výzkum

10.5 6-Channel SCALE IGBT Driver 6SD312EI

Jedná se o kompaktní, 6kanalový SCALE IGBT budič. Tento typ budiče je plně vybaven ochrannými funkcemi jako je monitorování U_{CE} , ochrana proti zkratu na výstupu, ochrana proti podpětí. Výstupní napětí pro buzení tranzistoru je typických $\pm 15V$. Díky $+15V$ logice umožňuje řídit IGBT moduly s vysokou odolností proti rušení. [6]

10.5.1 Technické parametry budiče 6SD312EI a aplikace

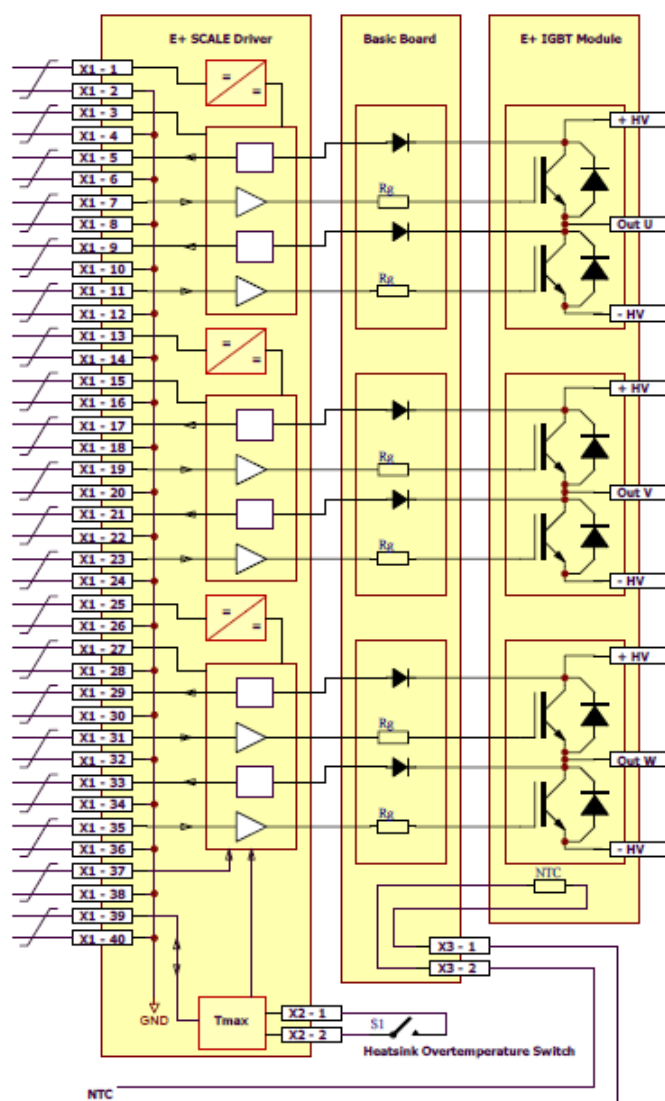
Veličina	Parametr	Min	Typ	Max	Jednotka
$U_{DC/DD}$	Napájecí napětí		15	16	V
U_{TH}	Napěťová ochrana		10,6		V
U_{CE}	Napětí mezi C-E			1700	V
$U_{GE(ON)}$	Výstupní napětí při zapnutí			+15	V
$U_{GE(OFF)}$	Výstupní napětí při vypnutí			-15	V
U_{IN}	Vstupní napětí	5		15	V
T_O	Operační teplota	-40		+85	°C
I_{OUT}	Výstupní špičkový proud	-6		+12	A
I_{DC}	Napájecí proud (bez generování výstupního napětí)		52		mA
I_{DCMAX}	Maximální napájecí proud			1,5	A
I_{DD}	Napájecí proud (frekvence spínání 25kHz)		56		mA
$t_{D(ON)}$	Zpoždění vstup-výstup při spínání		360		ns
$t_{D(OFF)}$	Zpoždění vstup-výstup při vypínání		410		ns
f	Frekvence spínání			100	kHz
P_{OUT}	Výstupní výkon			3	W

Tab. 4 Technické údaje budiče 6SD312EI

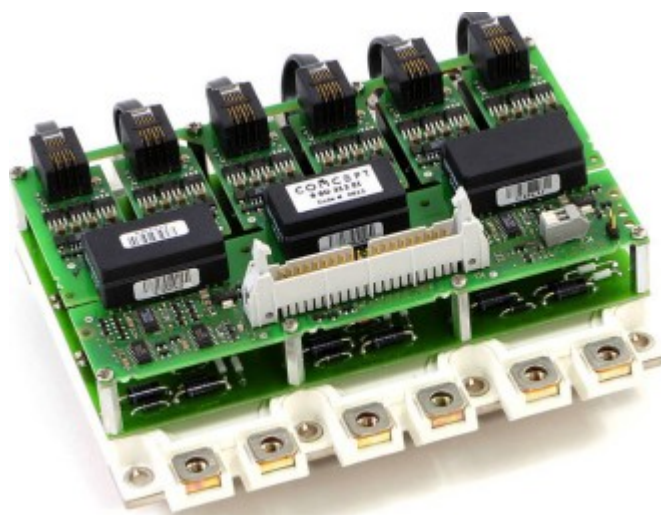
Aplikace budiče 6SD312EI:

- Trakce
- Výkonové měniče
- Budiče motorů
- Radiologické a laserové technologie
- Výzkum

10.5.2 Blokové zapojení modulu budiče 6SD312EI



Obr. 39 Blokový diagram 6kanálového SCALE budiče



Obr. 40 Modul budiče 6-Channel SCALE Driver 6SD312EI [9]

11. PRAKTICKÁ ČÁST

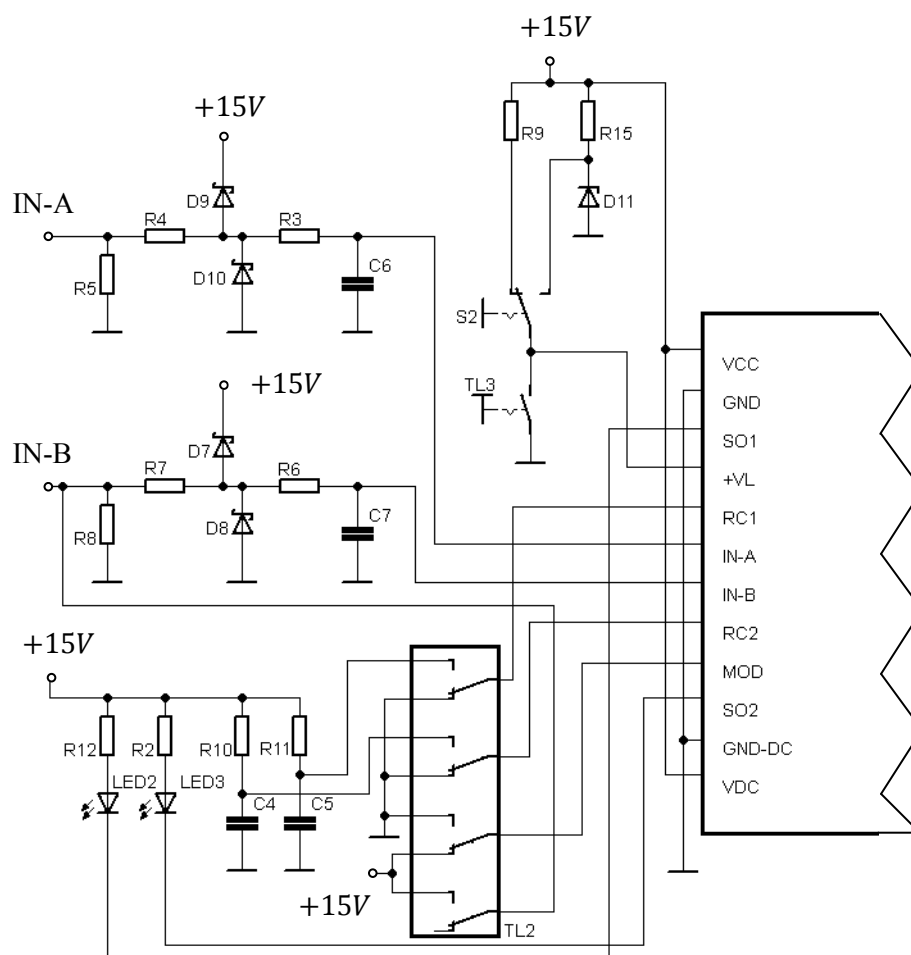
12. Realizace budiče

12.1 Funkce a popis navrženého zapojení budiče

Dle zadání bylo navrhnut schéma zapojení 2kanálového budiče 2SD106AI, dle zadaných parametrů stanovenými vedoucím této bakalářské práce, tak aby byly využity všechny funkce budiče a také, aby jej bylo možné jednoduše využívat v praxi. Na primární straně to bylo zejména vhodně nastavit a ošetřit přepínání jednotlivých módů tohoto budiče, možnost nastavení mrtvé doby, indikace zablokování kanálu budiče, možnost znovuvvedení budiče do aktivního stavu (v případě zablokování) a možnost nastavení napěťové úrovně vstupního řídicího signálu, neboť tento typ budiče je schopen pracovat s $+5V$ TTL úrovní a také s $+15V$ úrovní. Na sekundární straně je to zejména nastavení ochrany $U_{DS(OFF)}$, kdy překročením tohoto napětí dojde k zablokování budiče a zamezení tak případnému poškození výkonového tranzistoru a nakonec možnost přepínání odporů R_G .

ŘÍDICÍ ČÁST:

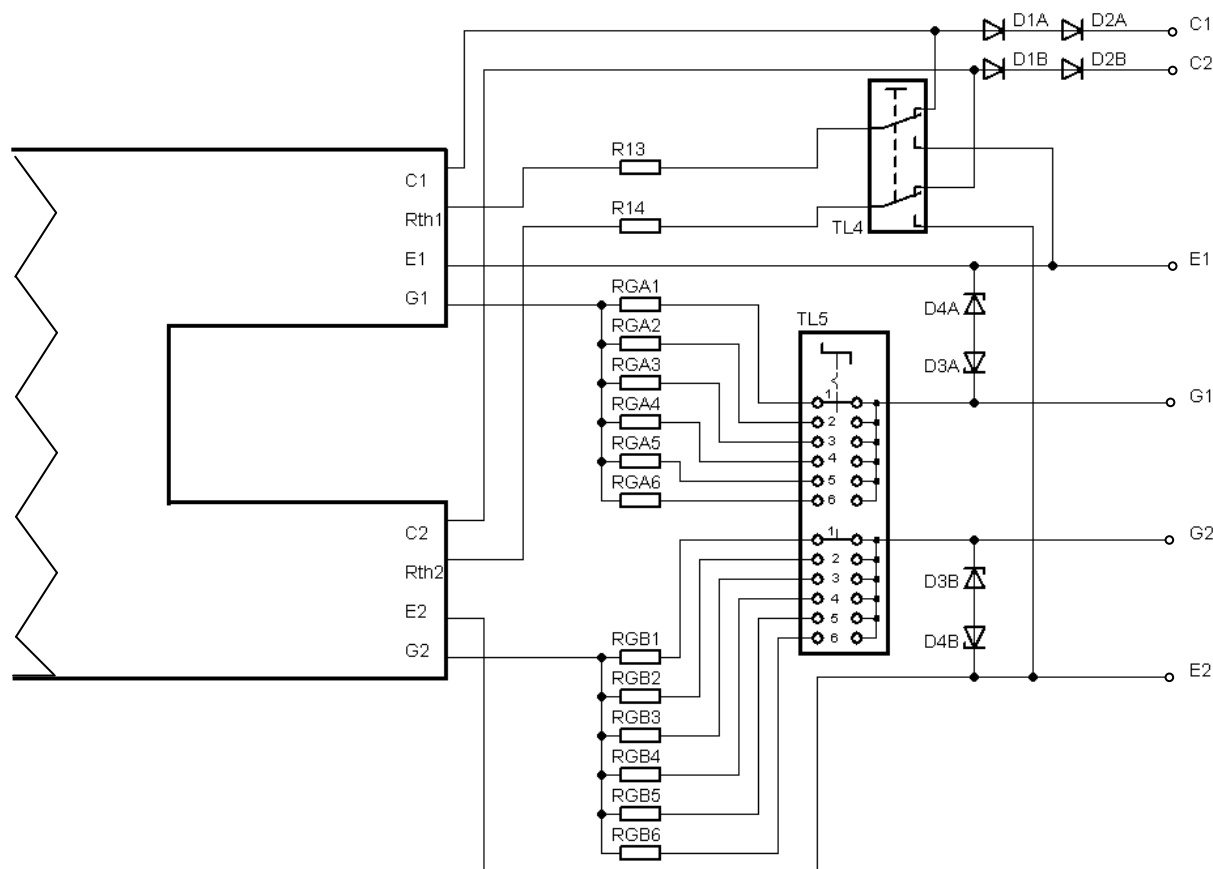
IN-A a IN-B jsou vstupy jednotlivých kanálů, které jsou vhodně ošetřeny, tak aby nedošlo k proniknutí nežádoucích signálů do jednotlivých vstupů tohoto budiče ze zdroje signálu. VCC (napájení budiče) a VDC (napájení DC/DC měniče) jsou propojeny a připojeny na $+15V$. Tento budič je schopen pracovat ve dvou módech: přímý mód (zde můžou být řízeny výkonové tranzistory současně, nebo nezávisle na sobě) a mód polomůstku (zde musí být vložena mezi dobu sepnutí jednoho výkonového tranzistoru a vypnutí druhého výkonového tranzistoru tzv. mrtvá doba, díky které nedojde k současnému sepnutí či vypnutí výkonového tranzistoru). Tento výběr je proveden přepojením pinu MOD buď na $+VCC$ (přímý mód) nebo na GND (mód polomůstku). Mrtvá doba se nastavuje na pinech RC1 a RC2, kde byla zapojena RC síť se stejnou dobou trvání mrtvé doby pro každý kanál. Hodnoty součástek byly zvoleny dle Tab. 5. Tuto ochranou síť tvoří součástky R_{10} , C_4 , R_{11} , C_5 . V případě, dojde-li k zablokování budiče, bude aktivován příslušný stavový výstup SO1 nebo SO2 podle toho, v jakém kanále došlo k chybě. Touto chybou může být podpětí, zkrat na výstupu či nadproudové přetížení. Jako indikace byla použita nízkopříkonová LED2 a LED3, každá pro jeden kanál budiče. V tomto případě dojde k zablokování budiče po dobu 1s, kterou uvádí výrobce, pokud nedojde ke změně tohoto signálu, jinak je nutno ručně vyresetovat paměť chyb pomocí tlačítka TL_3 a znovu uvést do aktivního stavu. Jelikož je schopen tento budič pracovat se dvěma napěťovými úrovněmi, bylo důležité navrhnut i možnost přepínání těchto úrovní. Pro toto přepínání slouží posuvný přepínač S2, umístěný přímo na desce plošného spoje uvnitř krabíčky, aby nedošlo při měření ke změně této úrovně, nechtěným přepojením do jiné polohy. Přepínání módů, použití RC sítě, a připojení vstupu IN-B k $+15V$ (mód polomůstku) je ovládáno pomocí 4polohového přepínače umístěným přímo na předním panelu budiče. Schéma řídicí části budiče viz Obr. 41.



Obr. 41 Schéma zapojení řídicí části budiče

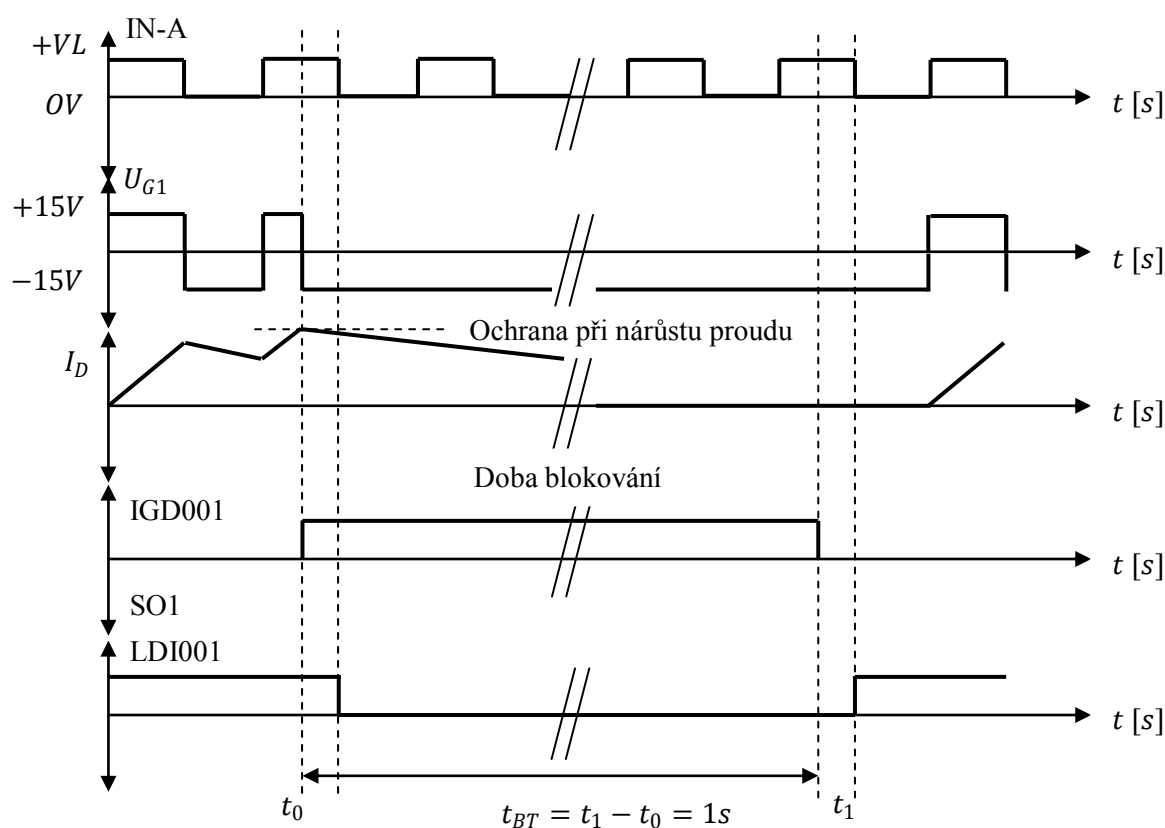
VÝKONOVÁ ČÁST:

Výkonovou část tvoří 2 kanály. Zde bylo nutné zapojení navrhnout tak, aby byla umožněna změna hodnot odporu rezistorů R_{GA1-6} a R_{GB1-6} . Tyto rezistory byly zvoleny 5Ω , 10Ω , 20Ω , 50Ω , 100Ω a 200Ω jako nejčastěji používané hodnoty odporu rezistorů R_G . Obvod, tvořící ochranu proti nadproudovému přetížení, je tvořen rezistorem R_{13} , resp. R_{14} a také jedné nebo 2 diod D_{1A} , D_{2A} , resp. D_{1B} , D_{2B} , které byly spojeny do série. Velikost $U_{DS(OFF)}$ byla stanovena po domluvě s vedoucím bakalářské práce na hodnotě $3,25V$. Počet diod byl zvolen dle tabulky Tab. 5 a hodnoty odporu rezistorů R_{13} , resp. R_{14} vypočteny dle vztahu (13.2.1). Tyto odpory jsou zapojeny v precizních patcích, aby bylo umožněno je kdykoliv vyměnit za jinou hodnotu, neboť nastavení ochranného napětí $U_{DS(OFF)}$ závisí na parametrech použitého výkonového tranzistoru. Tato ochrana je ovládána pomocí 2polohového přepínače TL_4 a je možné ji kdykoliv vyřadit přepojením do vypnuté polohy. Tím dojde k přepojení R_{13} , resp. R_{14} do pinu C1 resp. C2. Zenerovy diody D_{3A} a D_{4A} jsou na $+15V$ a slouží jako ochrana vstupu tranzistoru před přepětím, které by mohlo přejít přes Millerovu kapacitu (to je kapacita mezi kolektorem a gatem). Schéma výkonové části budiče viz Obr. 42.



Obr. 42 Schéma zapojení výkonové části budiče

12.1.1 Funkce nadproudové ochrany a blokování budiče

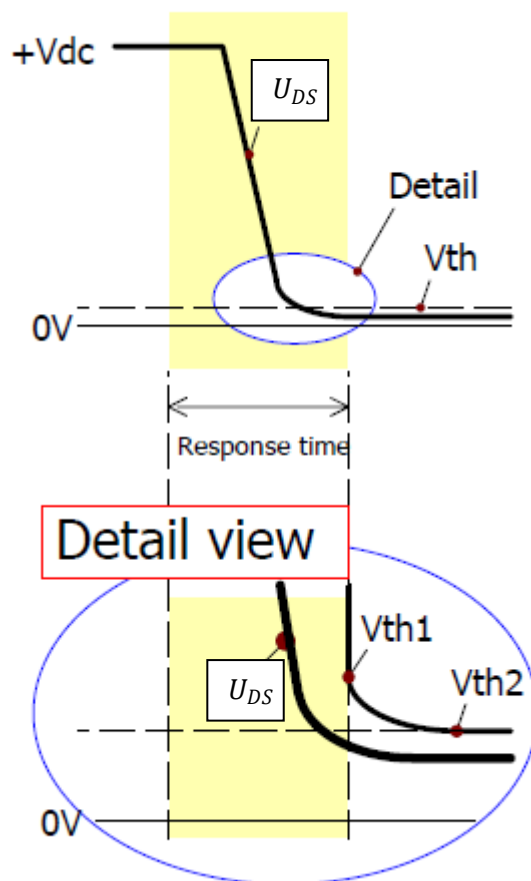


Obr. 43 Zkratová a nadproudová ochrana / ochranná funkce blokování budiče

Princip funkce ochrany jde vidět z Obr. 43. Dojde-li při řízení výkonového tranzistoru k překročení ochranné hodnoty napětí $U_{DS(OFF)}$, v našem případě jde o nastavenou hodnotu $U_{DS(OFF)} = 3,25V$, která se také vyznačuje vzniklým nadproudem proudu kolektoru I_D , tak díky obvodu IGD001 dojde k zablokování budiče na dobu $t_{BT} = 1s$. Tato funkce bude ověřena v kapitole 13.2.

Hodnota R_{13}, R_{14} [k Ω]	Reakční doba [μs]	V_{th1} [V]	V_{th2} [V]	$U_{DS(OFF)}$ [V]
22	$\approx 4,9$	$\approx 4,8$	$\approx 3,2$	2,35 (1 dioda)
27	$\approx 5,7$	$\approx 5,6$	$\approx 3,9$	3,05 (1 dioda)
33	$\approx 6,8$	$\approx 6,5$	$\approx 4,7$	3,25 (2 diody)
39	$\approx 7,6$	$\approx 7,3$	$\approx 5,6$	4,15 (2 diody)
47	≈ 9	$\approx 8,4$	$\approx 6,8$	5,35 (2 diody)

Tab. 5 Hodnoty ochranných rezistorů R_{13} , resp. R_{14} a počet použití diod



Obr. 44 Zkratová a nadproudová ochrana / ochranná funkce blokování budiče

Hodnota ve sloupci $U_{DS(OFF)}$ v tabulce viz Tab. 5 odpovídá hodnotě napětí U_{DS} , při kterém je aktivována ochranná funkce. K nastavení se používají rezistory R_{13} , resp. R_{14} a 1 nebo 2 diody typu 1N4007 zapojené v sérii.

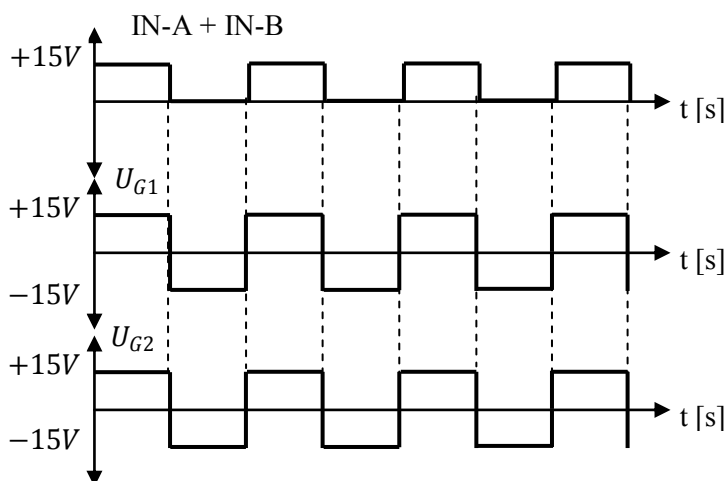
12.1.2 Direct mode (přímý mód)

V direct mode neboli v přímém módu mohou být oba výkonové tranzistory řízeny současně a také nezávisle na sobě. To umožňuje použití regulátorů, které generují mrtvý čas (*dead time*), například. Typický průběh viz Obr. 45.

Oba kanály jsou řízeny současně. Z tohoto důvodu mohou být vstupy IN-A a IN-B propojeny. Vstupy IN-A a IN-B jsou pak nastaveny pro +15V úroveň, nebo +5V TTL logiku. To je možno měnit posuvným tlačítkem S2 na desce plošného spoje budiče.

MOD je připojen na VCC, takže je vybrán přímý režim. RC1 a RC2 jsou spojeny do GND. To je nutné v přímém režimu (*Direct mode*).

Oba stavové výstupy SO1 a SO2 jsou provozovány zvlášť. Tímto způsobem může řídicí elektronika zjistit, který z kanálů zobrazuje chybový stav v každém konkrétním případě.



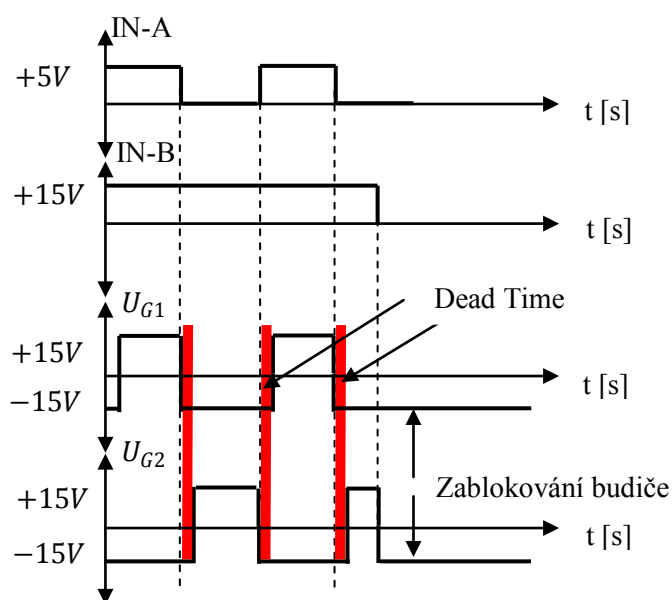
Obr. 45 Průběhy napětí v režimu Direct mode (přímý mód)

12.1.3 Half-bridge mode (mód polomůstku)

V tomto režimu jsou oba kanály vždy provozovány jako polovina mostu. Budič je schopen generovat potřebný mrtvý čas (*dead time*) přímo v rozmezí od asi 100ns až po několik mikrosekund (viz Tab. 6). Proto, zde musí být použity dvě externí RC sítě, díky kterým nastavíme trvání mrtvé doby. Všechny výkonové polovodiče lze vypnout přepnutím volného vstupu (IN-B) k Log 0.

V tomto módu nesmí být řízeny oba spínače IGBT/MOSFET současně. Vstup IN-A je vstup PWM, IN-B je připojen k $+15\text{V}$.

Dva stavové výstupy SO1 a SO2 jsou propojeny, tudíž chyba je potvrzená pro oba kanály současně. Výstupy RC1 a RC2 jsou připojen k RC síti $10\text{k}\Omega/100\text{pF}$. To má za následek mrtvou dobu t_{DT} asi 500ns .



Obr. 46 Průběhy napětí v režimu polomůstku (Half-bridge mode) s generováním mrtvé doby

R	C	Mrtvá doba - Dead time
10k	47pF	$\approx 200\text{ns}$
10k	100pF	$\approx 500\text{ns}$
15k	120pF	$\approx 1,1\mu\text{s}$
22k	150pF	$\approx 2,1\mu\text{s}$
33k	220pF	$\approx 4,6\mu\text{s}$

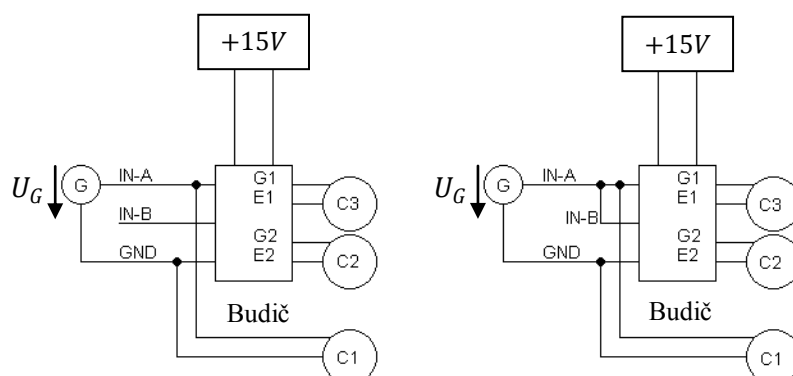
Tab. 6 Hodnoty RC pro nastavení mrtvé doby (Dead time) + zvolené nastavení

Tyto hodnoty způsobují nejmenší rozptyl mrtvých časů v celém teplotním rozsahu. Hodnoty odporu menších jak $5\text{k}\Omega$ nejsou přípustné.

RC síť je vidět na navrženém schématu budiče. Rezistor je spojen s VCC a kondenzátor s GND. V přímém režimu musí být všechny RC sítě připojeny ke svorkám GND.

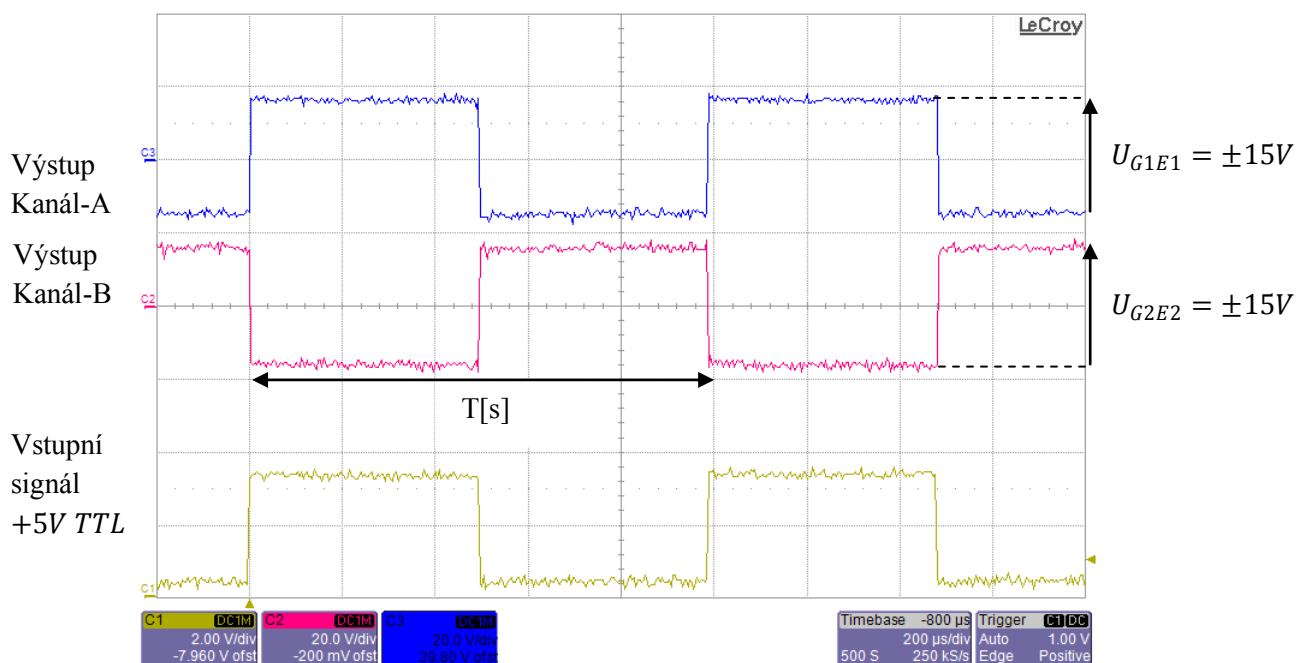
13. Ověření činnosti budiče

13.1 Ověření funkce budiče



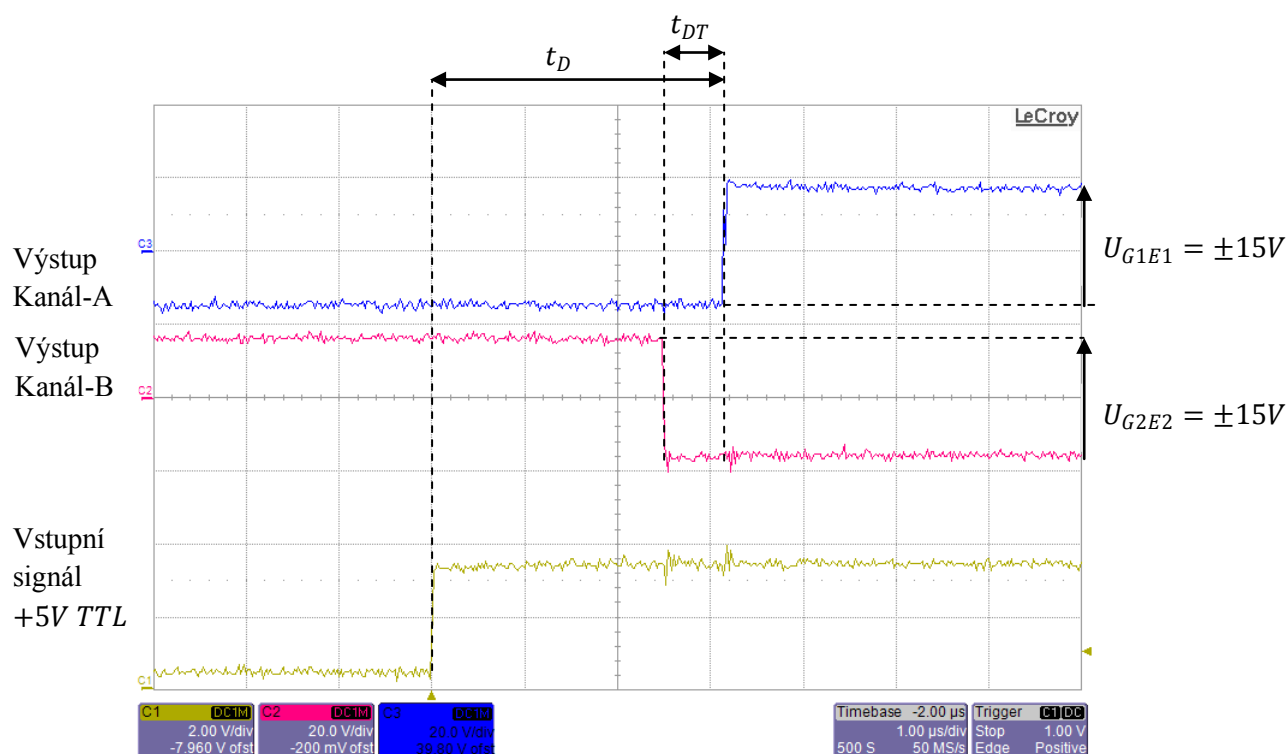
Obr. 47a)-b) Schéma zapojení stanoviště pro ověření funkčnosti budiče (a)- Half-bridge mode, b)-Direct mode)

Průběh výstupního napětí – mód polomůstku (Halfbridge mode):



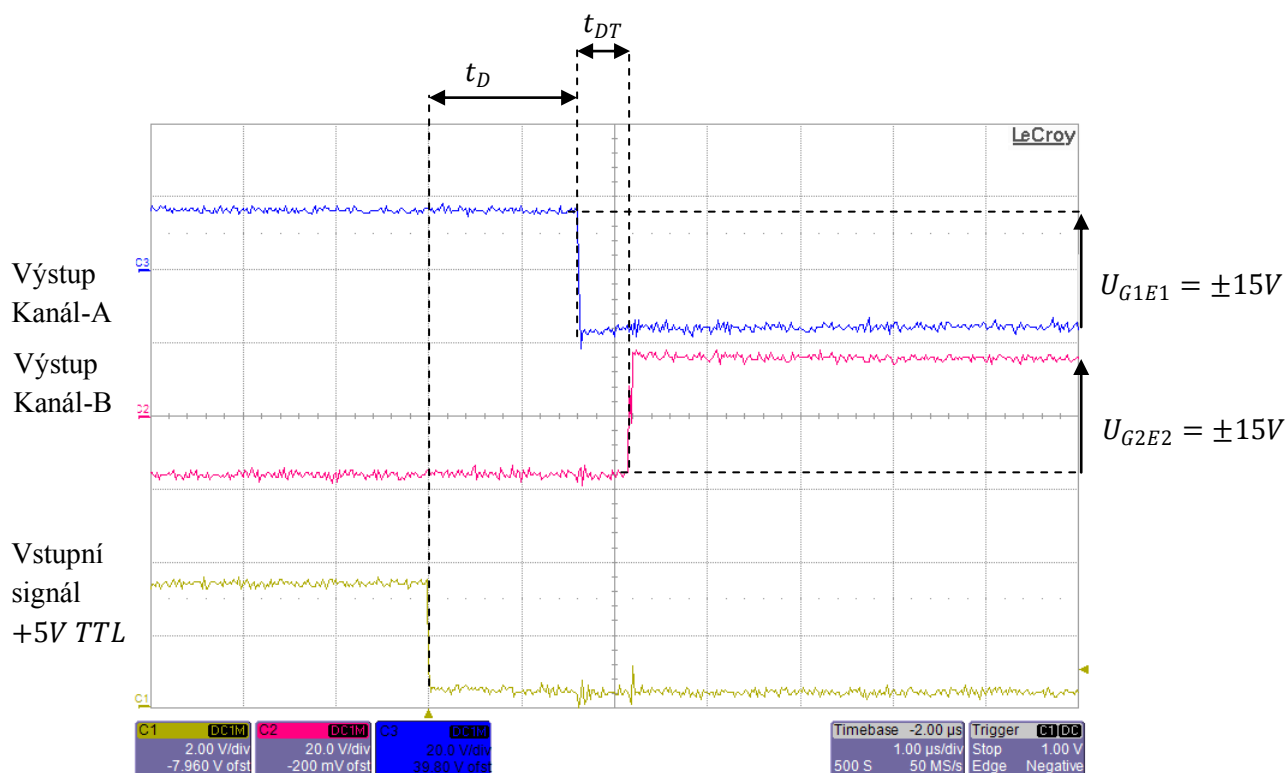
Obr. 48 Naměřený průběh v režimu Half-bridge mode – mód polomůstku

Na Obr. 48 je zobrazen naměřený průběh na výstupu budiče při vstupním signálu +5V TTL o kmitočtu 1kHz, tj. s periodou $T = 1\text{ms}$, dle zapojení podle Obr. 47a. Přivedením řídicího signálu TTL úrovně dojde náběžnou hranou ke spuštění Kanál-A a sestupnou hranou k vypnutí Kanál-A, a díky nastavené mrtvé době (Dead time) dojde k zabránění spuštění kanálu Kanál-B, a tím k zamezení současnému sepnutí. Na výstupu budiče je generováno napětí $U_{G1E1} = \pm 15\text{V}$, potřebné k sepnutí výkonového tranzistoru. (C1, C2, C3 napěťové sondy osciloskopu).

Průběh výstupního napětí při zapnutí budiče – mód polomůstku (Halfbridge mode) –**Určení mrtvé doby t_{DT} a doby zpoždění t_D :**

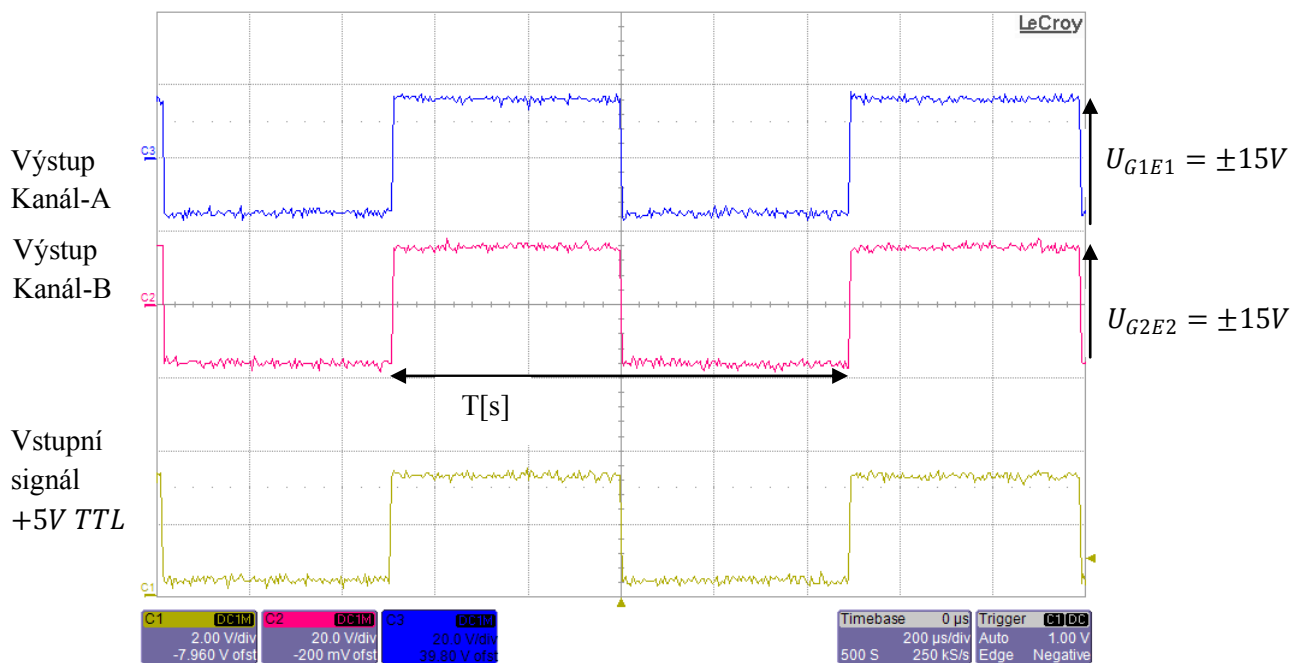
Obr. 49 Naměřený průběh při spínání v režimu Half-bridge mode – mód polomůstku – Detail.

Z naměřeného průběhu na Obr. 49 je zobrazeno zapnutí budiče v detailu pro určení doby trvání mrtvé doby. Tato doba $t_{DT} = 650\text{ns}$, a od návrhu, kde bylo počítáno s mrtvou dobou $t_{DT} = 500\text{ns}$, se lišila o 150ns . V tomto průběhu je také vidět, že došlo ke zpoždění sepnutí budiče od přivedení vstupního signálu TTL, což bylo způsobeno kapacitou, která byla vložena do vstupních obvodů. A tím se výrazně lišila od zpoždění, které udával výrobce $t_D = 350\text{ns}$, zde bylo toto zpoždění o velikosti $t_D = 3,2\mu\text{s}$. Tato kapacita byla na vstup zapojená z důvodu zabránění pronikání nepříznivých vlivů ze zdroje signálu.

Průběh výstupního napětí při vypnutí budiče – mód polomůstku (Halfbridge mode) –**Určení mrtvé doby t_{DT} a doby zpoždění t_D :**

Obr. 50 Naměřený průběh při vypnutí budiče v režimu Half-bridge mode – mód polomůstku – Detail.

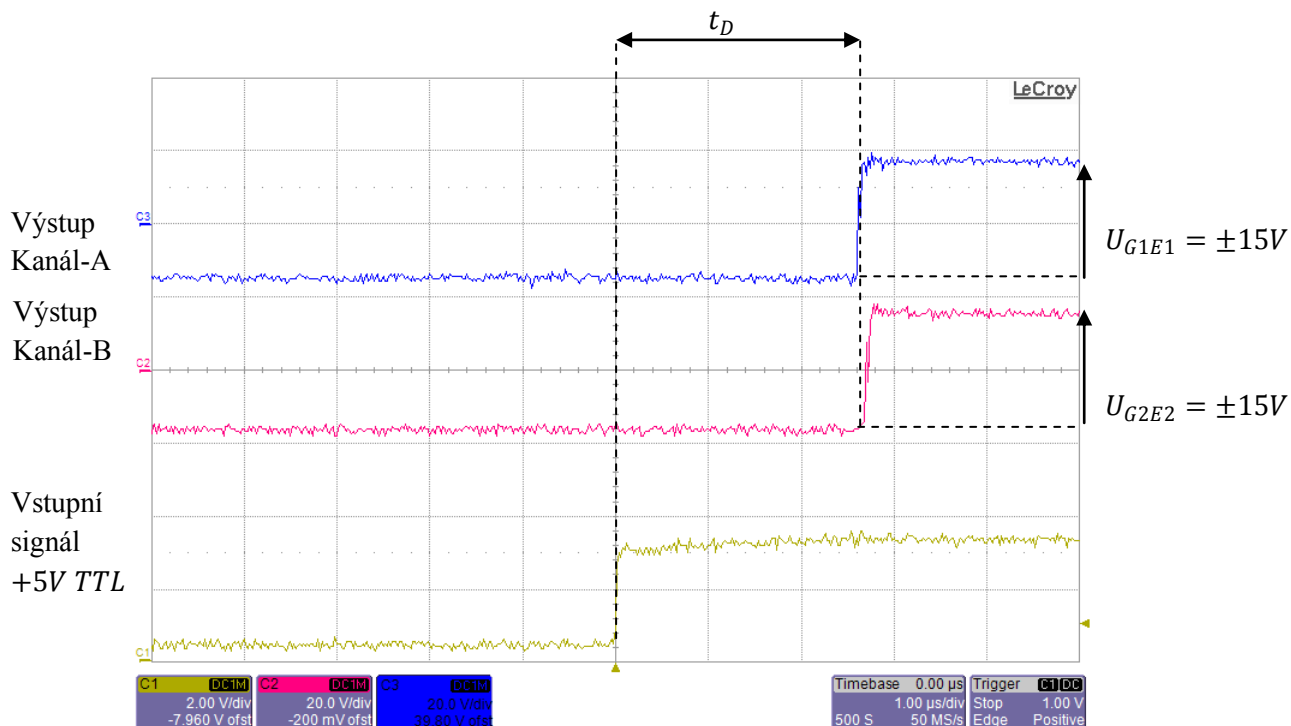
Z naměřeného průběhu (viz Obr. 50) lze usoudit, že trvání mrtvé doby je jak při sepnutí tak vypnutí budiče opravdu stejné a to $t_{DT} = 650\text{ns}$. Co se týká zpoždění, to je o polovinu menší $t_D = 1,6\mu\text{s}$.

Průběh výstupního napětí – přímý mód (Direct mode):

Obr. 51 Naměřený průběh v režimu Direct mode – přímý mód

Na Obr. 51 je zobrazen naměřený průběh na výstupu budiče při vstupním signálu +5V TTL o kmitočtu 1kHz, tj. s periodou $T = 1ms$, dle zapojení podle Obr. 47b). Přivedením vstupního signálu TTL úrovně dojde náběžnou hranou ke spuštění Kanál-A a také zároveň ke spuštění Kanál-B. Mrtvá doba je v tomto módu deaktivována. Tím mohou být řízeny oba kanály budiče současně nebo nezávisle na sobě. Na výstupu budiče je generováno napětí $U_{G1E1} = \pm 15V$ a současně také $U_{G2E2} = \pm 15V$, potřebné k sepnutí výkonového tranzistoru.

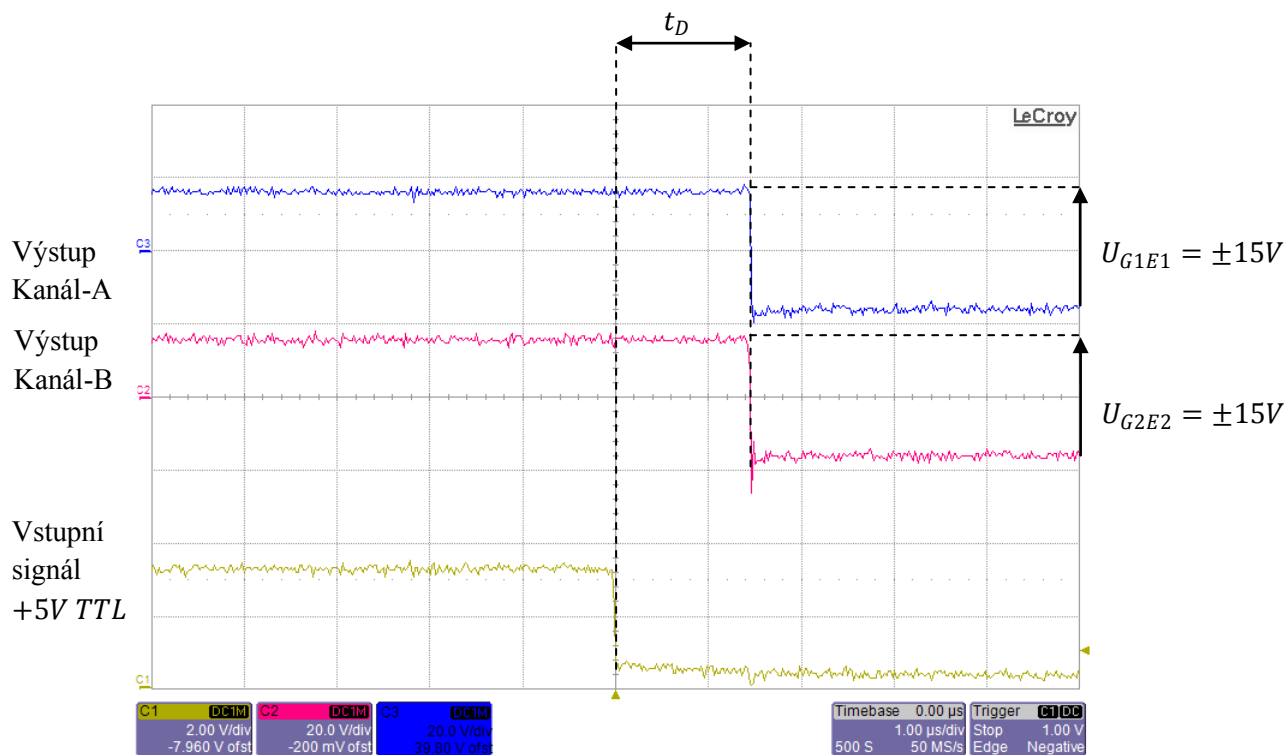
Průběh výstupního napětí při zapnutí budiče – přímý mód (Direct mode) – Určení doby zpoždění t_D :



Obr. 52 Naměřený průběh při zapnutí budiče v režimu Direct mode – přímý mód – Detail.

Změřený průběh na Obr. 52 ukazuje průběh zapnutí budiče a tím generování napětí U_{G1E1} , resp. U_{G2E2} , na výstupu budiče v obou kanálech současně, neboť zde není vložena ochranná neboli mrtvá doba. Zpoždění od přivedení řídicího signálu po zapnutí budiče je zde $t_D = 2,6\mu s$.

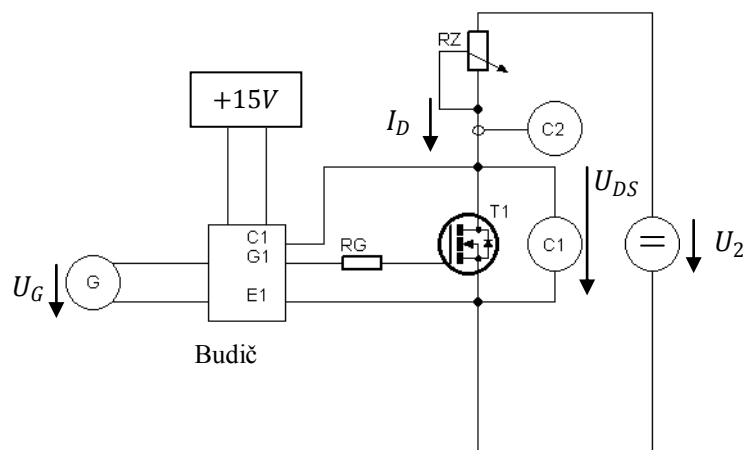
Průběh výstupního napětí při vypnutí budiče – přímý mód (Direct mode) – Určení doby zpoždění t_D :



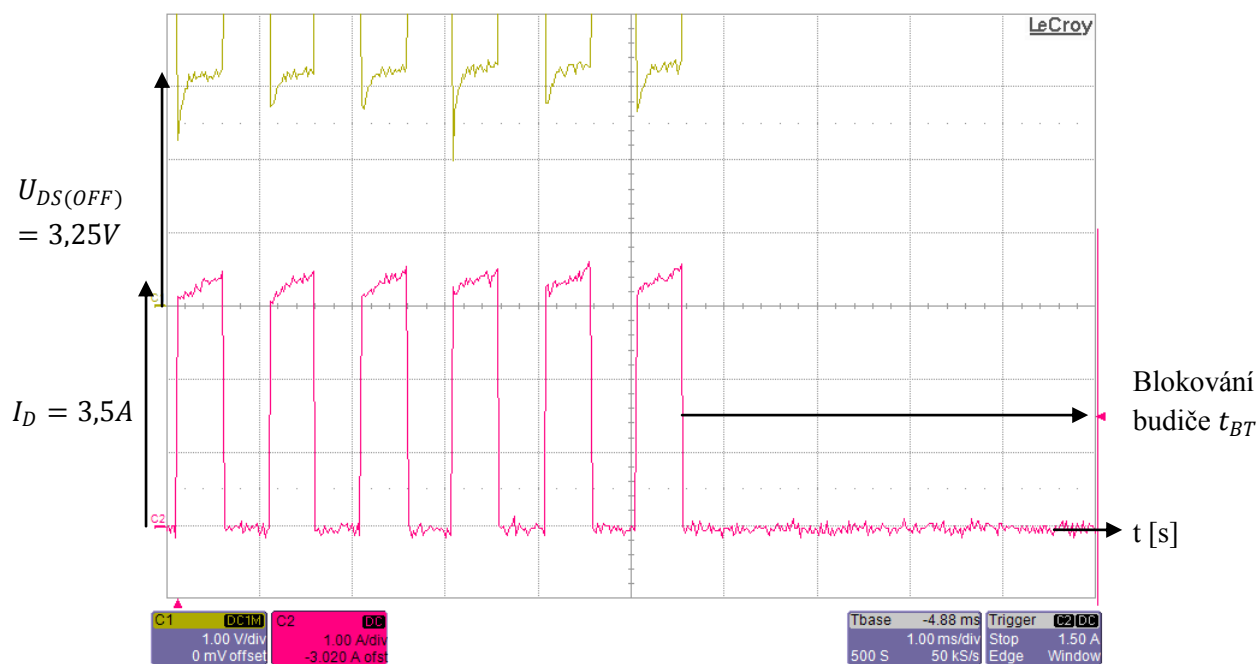
Obr. 53 Naměřený průběh při vypnutí budiče v režimu Direct mode – přímý mód – Detail.

Obr. 53 ukazuje detail průběhu při vypnutí budiče a tím přerušení generování řídicího signálu U_{G1E1} , resp. U_{G2E2} . Zpoždění od vypnutí řídicího signálu je tedy $t_D = 1,4\mu s$.

13.2 Ověření funkce ochrany u tranzistoru MOSFET IRF730



Obr. 54 Schéma zapojení stanoviště pro měření funkce ochrany



Obr. 55 Průběh zareagování ochrany na nadproud tranzistoru MOSFET IRF730

Nastavení $U_{DS(OFF)} = 3,25V$

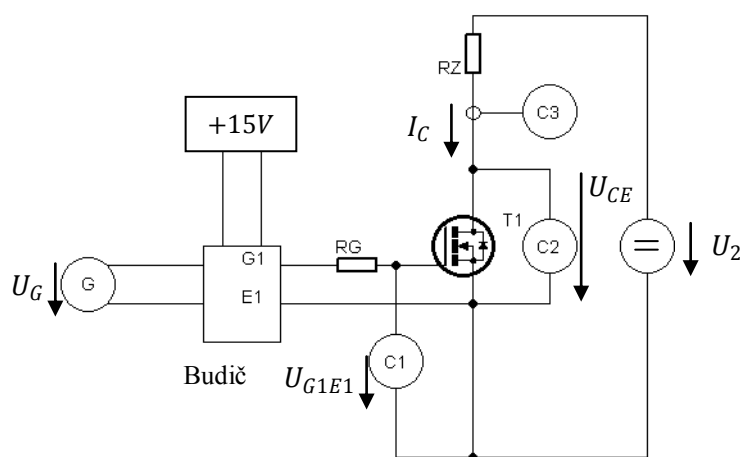
$$R_{13} = R_{14} = \frac{U_{DS(OFF)} + 2 \cdot 0,25 + 2 \cdot 0,6}{150 \mu A} \quad (13.2.1)$$

$$R_{13} = R_{14} = \frac{U_{DS(OFF)} + 2 \cdot 0,25 + 2 \cdot 0,6}{150 \mu A} = \frac{3,25 + 0,5 + 1,2}{150 \mu A} = 33 k\Omega$$

Na Obr. 54 je zapojení pracoviště pro ověření funkce ochrany. Úkolem bylo, aby tato ochrana zareagovala při zvolené hodnotě $U_{DS(OFF)} = 3,25V$. Ze vztahu (13.2.1) byla vypočtena hodnota ochranného odporu R_{13} resp. R_{14} přibližně $33k\Omega$. Při tomto výpočtu je nutno počítat s jednotlivými úbytky napětí na ochranných odporech $250mV$ a jelikož jsou 2 tyto rezistory tak $2 \cdot 0,25V$ (13.2.1) a také úbytky na 2 usměrňovacích diodách zapojených v sérii $2 \cdot 0,6V$. Tyto úbytky je potřeba přičíst k hodnotě $U_{DS(OFF)}$. Změřený průběh (viz Obr. 55) dokazuje, že opravdu při zvolené hodnotě $U_{DS(OFF)} = 3,25V$ došlo k zareagování této ochrany při proudu $I_D = 3,5A$ a k následnému zablokování budiče na dobu cca $t_{BT} = 1s$, udávanou výrobcem a k indikaci chyby pomocí LED diody příslušného kanálu. Hodnota tohoto napětí byla zvyšována změnou hodnoty proměnného odporu RZ. Tímto byla ověřena funkce ochranného obvodu budiče 2SD106AI.

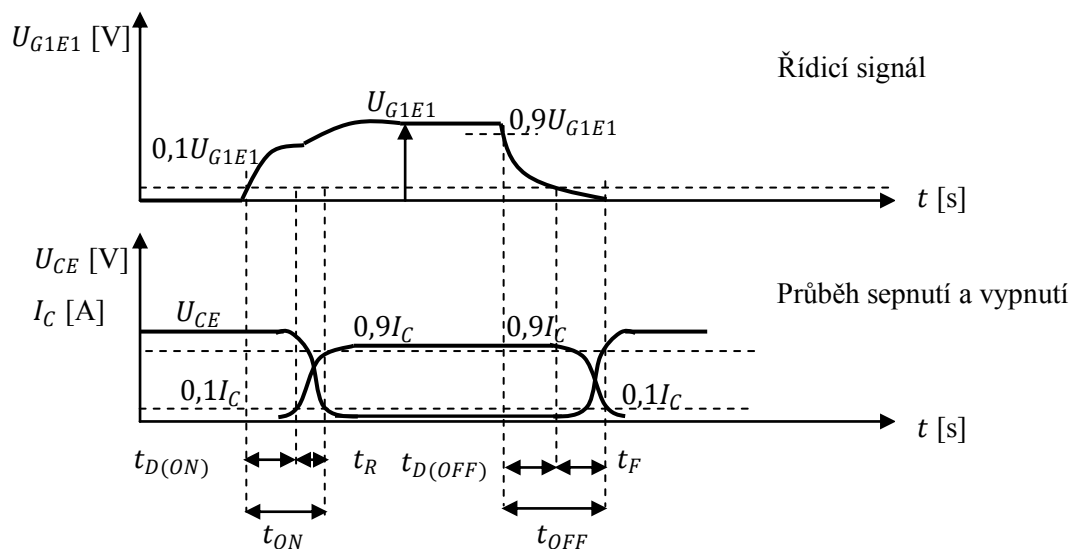
Tato ochrana byla také ověřena ve statickém režimu a to pomocí multimetru, a opět při překročení napětí $U_{DS(OFF)} = 3,25V$ došlo k zablokování budiče po dobu 1s, pokud nedojde ke změně hrany řídicího signálu. V našem případě k této změně nedošlo, tudíž musel být budič uveden do aktivního stavu ručním vyresetování paměti chyb pomocí tlačítka TL_3 . (C1 – napěťová sonda, C2 – proudová sonda).

13.3 Měření dynamických parametrů výkonového tranzistoru BUP212 pro různé R_G



Obr. 56 Schéma zapojení stanoviště pro měření dynamických parametrů výkonového tranzistoru IGBT BUP212 pro $R_G = 200\Omega$

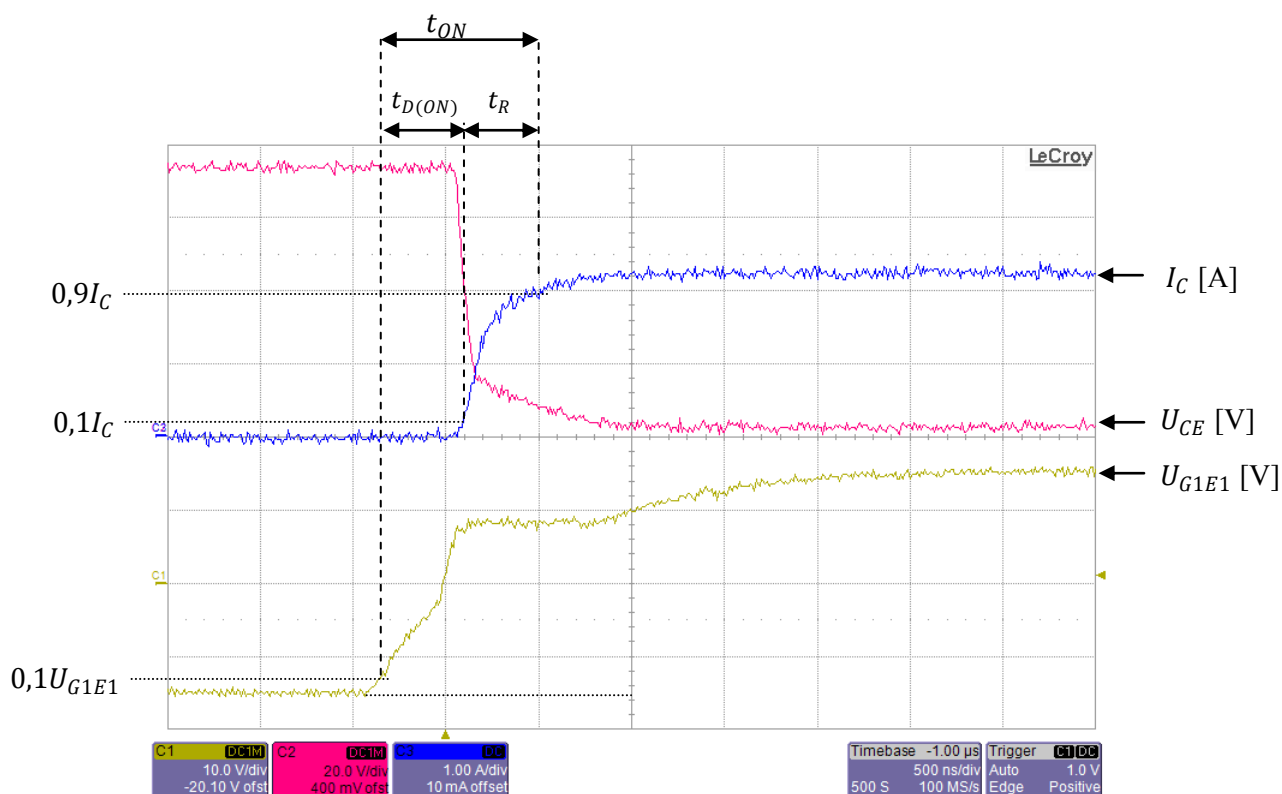
C1 – napěťová sonda, C2 – napěťová sonda, C3 – proudová sonda

Definice dob při zapnutí a vypnutí výkonového tranzistoru:

Obr. 57 Definování dob při zapnutí a vypnutí

 $t_{D(ON)}$ - doba zpoždění $t_{D(OFF)}$ - doba přesahu t_R - doba nárůstu t_F - doba poklesu t_{ON} - doba zapnutí t_{OFF} - doba vypnutí

Měření dynamických parametrů výkonového tranzistoru BUP212 pro $R_G = 200\Omega$ při zapnutí:



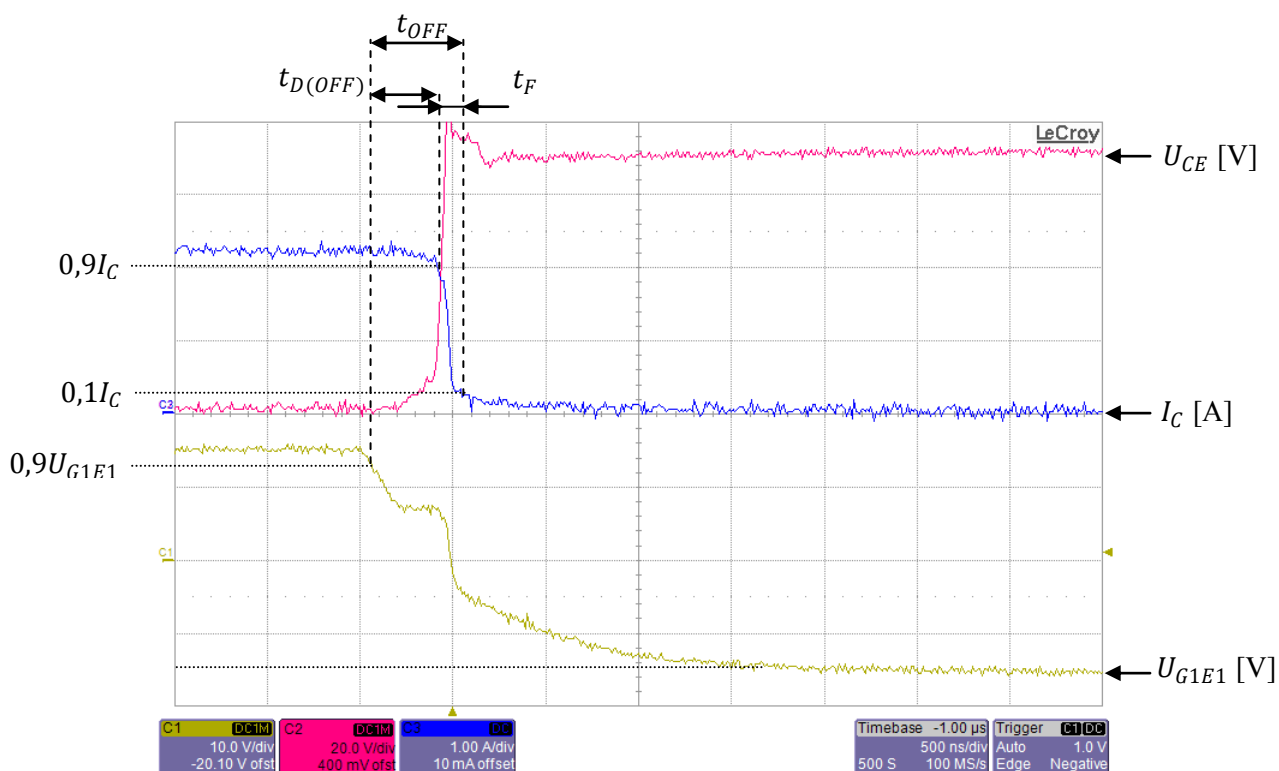
Obr. 58 Průběh charakteristik zapnutí výkonového tranzistoru IGBT BUP212 pro $R_G = 200\Omega$

BUP212		
$R_G = 200\Omega$		
t_R [ns]	$t_{D(ON)}$ [ns]	t_{ON} [ns]
400	450	850

$$t_{ON} = t_R + t_{D(ON)} = 400 + 450 = 850 \text{ [ns]} \quad (13.3.1)$$

Tab. 6 Určená doba zapnutí výkonového tranzistoru IGBT BUP212 pro $R_G = 200\Omega$ z naměřeného průběhu na Obr. 58

Měření dynamických parametrů výkonového tranzistoru BUP212 pro $R_G = 200\Omega$ při vypnutí:



Obr. 59 Průběh charakteristik vypnutí výkonového tranzistoru IGBT BUP212 pro $R_G = 200\Omega$

BUP212		
$R_G = 200\Omega$		
t_F [ns]	$t_{D(OFF)}$ [ns]	t_{OFF} [ns]
100	400	500

$$t_{OFF} = t_F + t_{D(OFF)} = 100 + 400 = 500 \text{ [ns]} \quad (13.3.2)$$

Tab. 7 Určená doba vypnutí výkonového tranzistoru IGBT BUP212 pro $R_G = 200\Omega$ z naměřeného průběhu na Obr. 59

14. Závěr

Hlavním úkolem této bakalářské práce bylo navrhnout kompletní zapojení budiče, obsahující modul firmy CONCEPT 2SD106AI. Navržené schéma zapojení budiče bylo rozděleno na řídicí část (viz Obr. 41) a výkonovou část (viz Obr. 42). Kompletní schéma budiče je umístěno v přílohách. Po navržení tohoto zapojení byly navrženy desky plošných spojů v programu Eagle a po následné výrobě a osazení se přešlo k fázi testování jednotlivých funkcí. Pro tento budič bylo také nutno navrhnout zapojení vlastního napájecího zdroje (viz Obr. 44).

Při praktickém měření byla ověřena celková funkce budiče a to především funkce přímého módu (viz Obr. 51), módu polomůstku s využitím generování mrtvé doby (viz Obr. 48), možnost změny hodnot odporu rezistorů R_G v obou kanálech současně, který byl důležitý při měření dynamických parametrů výkonového tranzistoru a také funkci ochranného obvodu proti nadproudovému přetížení (viz Obr. 54).

Při realizaci tohoto budiče se nevyskytl žádný problém. Využití tohoto typu budiče je především pro správné řízení výkonových tranzistorů IGBT či MOSFET ve střídačích, měničích, spínaných zdrojích a při praktických ověřování dynamických parametrů výkonových tranzistorů především ve výuce výkonové elektroniky.

15. Literatura

- [1] STENGL, J. P. - TIHANYI, J.; překlad Humlhans, J. *Výkonové tranzistory MOSFET*. 1. české vyd. Praha: BEN, 1999. 191 s. ISBN 80-86056-54-6.
- [2] DOLEČEK, J. *Moderní učebnice elektroniky. 2. díl, Polovodičové prvky a elektronky: dioda, bipolární tranzistor, unipolární tranzistor, tyristor, triak, diak, trioda, vícemřížkové elektronky, obrazovka, Hallova sonda, magnetorezistor, magnetodioda, termistor, varistor*. Praha: BEN, 2005. 206 s. ISBN 80-7300-161-6.
- [3] HONCŮ, J. - HLINOVSKÝ, M. - VYSOKÝ, O. *Elektronické systémy II: návody ke cvičením*. 1. vyd. Praha: ČVUT, 2001. 124 s. ISBN 80-01-01924-1.
- [4] *1SD536F2 Description and Application Manual*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-pnp/1sd536f2.html> > [cit. 2011-03-14].
- [5] *Description and application manual for SCALE drivers*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-cores/2sd106ai.html> > [cit. 2010-11-11].
- [6] *6SD312EI Description and Application Manual*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-pnp/6sd312ei.html> > [cit. 2011-03-12].
- [7] *Data Sheet 1SD536F2-FZ1200R33KF1*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-pnp/1sd536f2.html> > [cit. 2011-03-14].
- [8] *Data Sheet 2SD106AI*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-cores/2sd106ai.html> > [cit. 2010-11-11].
- [9] *Data Sheet 6SD312EI*.
URL: < <http://www.igbt-driver.com/english/produces/scale/scale-pnp/6sd312ei.html> > [cit. 2011-03-12].
- [10] *Data Sheet ADuM3220*.
URL: < <http://www.analog.com/en/interface/digital-isolators/adum3220/products/product.html> > [cit. 2011-03-14].
- [11] *Data Sheet ICL7667*.
URL: < <http://www.alldatasheet.com/datasheet-pdf/pdf/67440/INTERSIL/ICL7667.html> > [cit. 2011-03-14].
- [12] *Data Sheet BUP212*.
URL: < <http://www.alldatasheet.com/datasheet-pdf/pdf/82709/INFINEON/BUP212.html> > [cit. 2011-03-14].

16. Seznam příloh

Příloha 1. Schéma zapojení napájecího zdroje

Příloha 2. Plošný spoj napájecího zdroje ze strany součástek a ze strany cest

Příloha 3. Kompletní schéma zapojení budiče

Příloha 4. Plošný spoj kompletního budiče ze strany součástek a ze strany cest

Příloha 5. Průběhy zapínacích a vypínacích charakteristik IGBT tranzistoru BUP212 při různých hodnotách R_G

Příloha 6. Porovnání jednotlivých dob v tabulce

Příloha 7. Seznamy součástek

Příloha 8. Schéma zapojení budiče v programu Eagle

Příloha 9. Popis připojovacích pinů - vývody

Příloha 10. Seznam použitých přístrojů při měření funkce budiče a funkce ochrany

Příloha 11. Mechanická montáž

Příloha 12. Na CD přiloženy soubory návrhu celého zapojení, plošných spojů + datasheety použitých součástek